

一族群新的最佳平行前置電路 A New Class of Optimal Parallel Prefix Circuits

施朝正
Chao-Cheng Shih

林彥君
Yen-Chun Lin

國立台灣科技大學 電子工程技術研究所
Dept. of Electronic Engineering
National Taiwan University of Science and Technology, Taipei 106, Taiwan
c.c.shih@ieee.org
yclin@et.ntust.edu.tw

摘要

前置運算是對 n 個數值 x_1, x_2, \dots, x_n 及具結合性的二元運算 \circ ，求 n 個前置值 $x_1 \circ x_2 \circ \dots \circ x_i$ ， $1 \leq i \leq n$ 。平行前置運算的組合電路，稱為前置電路。在本文中，我們設計新的最佳前置電路 SL；依不同的 n 值，其深度為 $2\lceil \lg n \rceil - 3$ 至 $2\lceil \lg n \rceil - 5$ 。我們也可以建構一族群的最佳前置電路。SL 的深度比 SN 的還小。與 LYD 相比，SL 的深度可能相等、多 1 或多 2，可是扇出卻小得多。因此，SL 所需的積體電路面積較小，且速度也可能較快。此外，SL 比 LYD 容易設計。

關鍵字：平行前置運算，未限扇出，最佳的前置電路

Abstract

Given n values x_1, x_2, \dots, x_n and an associative binary operation, denoted by \circ , the prefix problem is to compute the n prefixes $x_1 \circ x_2 \circ \dots \circ x_i$, $1 \leq i \leq n$. Combinational circuits for solving the prefix problem are called prefix circuits. In this paper, we construct new optimal prefix circuits SL, with depth $d(SL)$ between $2\lceil \lg n \rceil - 3$ and $2\lceil \lg n \rceil - 5$, depending on the value of n . In addition, we can build a class of optimal prefix circuits. Compared with two other optimal prefix circuits SN and LYD, we have $d(SL) < d(SN)$ and $d(LYD) + 2 \geq d(SL) \geq d(LYD)$. However, LYD has a greater maximum fan-out. Thus, SL needs less area and may be faster in VLSI implementation. It is also much easier to design SL than LYD.

Keywords: Parallel prefix, unbounded fan-out, optimal prefix circuit

This research was supported in part by the National Science Council of the R.O.C. under contracts NSC 86-2213-E-011-025.

1、簡介

前置運算(prefix computation)是對 n 個數值 x_1, x_2, \dots, x_n 及具結合性的(associative)二元運算 \circ ，求 n 個前置值 $x_1 \circ x_2 \circ \dots \circ x_i$ ， $1 \leq i \leq n$ 。前置運算可以用於解決許多問題 [1, 4, 6, 8, 13, 15]，因此已經有許多的相關研究，並有許多前置運算的組合電路(combinational circuits)，稱為前置電路(prefix circuits)，被設計出來 [2, 3, 5, 7-12, 14]。我們稱輸入的個數為 n 的前置電路為 n -輸入前置電路。在本文中，除了特別說明外，所討論的前置電路皆為 n -輸入者，且以 $i:j$ 表示 $x_i \circ x_{i+1} \circ \dots \circ x_j$ 的運算結果，其中 $i \leq j$ 。

n -輸入前置電路可以用有向非循環圖(directed acyclic graph)來表示。它包含 n 個輸入節點(input nodes)、 n 個輸出節點(output nodes)、至少 $n - 1$ 個運算節點(operation nodes)，甚至再加上複製節點(duplication nodes)。輸入節點代表輸入值，它的入度(indegree)為 0，出度(outdegree)為 1。輸出節點代表輸出值，它的入度為 1，出度為 0。圖 1 顯示運算節點與複製節點。運算節點以黑點表示，它的入度為 2，出度至少為 1。複製節點以小圓圈表示，它的入度為 1，出度至少為 2；它將輸入值直接輸出。因為只有複製節點是有一個輸入及至少兩個輸出，所以將不特別標出小圓圈，並不會造成困擾。相似地，因為輸入節點及輸出節點很容易識別，所以也不需要用任何圖樣加以標示。如圖 1 所示，在本文中所有的有向邊(directed edge)都是向下的，因此為了簡化起見，圖中不再標示箭頭。圖 2 所示的是 2-輸入及 n -輸入的循序(serial)前置電路。圖左邊的數字表示其右側的運算節點在圖中的階層(level)。在整數 i 下的輸入節點代表輸入值 x_i 。運算節點右側的 $i:j$ 則代表該節點算出 $i:j$ 。為了方便說明，本文以 $S(n)$ 表示 n -輸入循序前置電路。

任一 n -輸入前置電路 $D(n)$ 的節點數，定義為 $D(n)$ 中之運算節點的總數，用 $s(D(n))$ 表示。 $D(n)$ 的深度(depth)，定義為在 $D(n)$ 中任一條

有向路徑 (directed path) 上的運算節點數之最大值，用 $d(D(n))$ 表示。例如，在圖 2 中， $s(S(2)) = d(S(2)) = 1$ ，且 $s(S(n)) = d(S(n)) = n - 1$ 。節點數愈多，則所需的積體電路面積就愈大。深度愈大，則所花的時間會愈多。複製節點所佔的面積比運算節點小，所以定義節點數僅考慮運算節點的個數，而不計算複製節點的個數是合理的。Snir 雖然定義節點數為運算節點與複製節點的總數，可是在證明 $d(D(n)) + s(D(n)) \geq 2n - 2$ 時，他並未計算複製節點的個數 [14]。

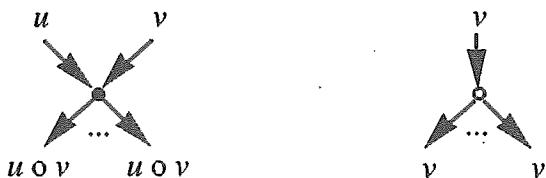
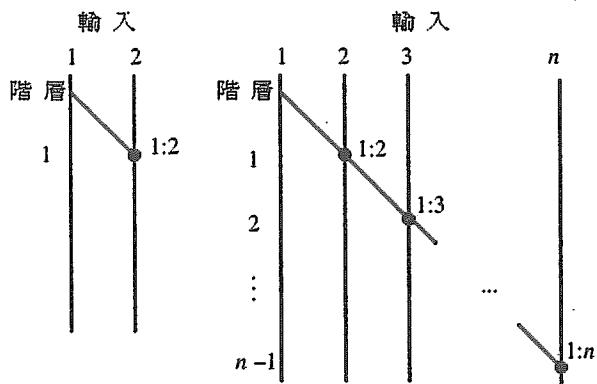


圖 1. 運算節點與複製節點。

圖 2. 循序前置電路 $S(2)$ 及 $S(n)$ 。

節點的扇出 (fan-out) 等於它的出度。如果節點的扇出不是固定值而是 n 的函數，則稱該節點有未限扇出 (unbounded fan-out)。一個前置電路的扇出等於其所有的節點扇出的最大值。因此，前置電路中如果存在一個節點有未限扇出，則該電路為未限扇出。節點的扇出愈大，則所需的面積愈大，輸出的速度也愈慢 [16]。因此以實用觀點而言，扇出要愈小愈好。

因為對 n -輸入前置電路 $D(n)$ 而言， $d(D(n)) + s(D(n)) \geq 2n - 2$ ，因此若 $d(D(n)) + s(D(n)) = 2n - 2$ ，則稱 $D(n)$ 為深度與節點數最佳的 (depth-size optimal) 前置電路。在所有深度相同的前置電路中，具有最少的節點數之前置電路，即為最佳前置電路；所以，深度與節點數最佳的前置電路就是最佳前置電路。例如，對圖 2 中的 $S(n)$ 而言， $s(S(n)) + d(S(n)) = 2n - 2$ ，所以 $S(n)$ 是最佳前置電路。

Ladner 與 Fischer 提出前置電路中深度與節點數的關係；增加深度可以減少節點數 [7]。他們設計了最小深度 $\lceil \lg n \rceil$ 及節點數小於 $4n$ 的非最佳前置電路。Brent 與 Kung 設計了扇出為 2 的非最佳前置電路，其深度為 $2 \lg n - 1$ ，其中

n 為 2 之次方 [2]。Fich 導出了前置電路的節點數上限 (upper bound) 及下限 (lower bound) 值，其中 n 為 2 之次方 [5]。Snir 不但證明了所有前置電路 $D(n)$ 都具有 $d(D(n)) + s(D(n)) \geq 2n - 2$ 的特性，而且也設計出當 $n \geq 3$ 時，深度範圍為 $2\lceil \lg n \rceil - 2$ 至 $n - 1$ 的未限扇出最佳前置電路 [14]。Lakshmivarahan，Yang 與 Dhall 亦設計了未限扇出之最佳前置電路；依不同的 n 值，其深度可能為 $\lceil \lg n \rceil$ 、 $2\lceil \lg n \rceil - 6$ 、 $2\lceil \lg n \rceil - 5$ 、 $2\lceil \lg n \rceil - 4$ 或 $2\lceil \lg n \rceil - 3$ [8, 9]。針對扇出為 2，Lin 設計了一族群的最佳前置電路，依不同的 n 值，其深度範圍為 $2\lceil \lg n \rceil$ 或 $2\lceil \lg n \rceil - 1$ 至 $n - 1$ [10]。

在本文中，我們設計了新的最佳前置電路；依不同的 n 值，深度為 $2\lceil \lg n \rceil - 3$ 、 $2\lceil \lg n \rceil - 4$ 或 $2\lceil \lg n \rceil - 5$ 。我們也證明了可以建構一族群的最佳前置電路；依不同的 n 值，其深度範圍為 $2\lceil \lg n \rceil - 3$ 至 $n - 1$ 、 $2\lceil \lg n \rceil - 4$ 至 $n - 1$ 或 $2\lceil \lg n \rceil - 5$ 至 $n - 1$ 。我們的最佳前置電路是由分層式前置電路 (layered prefix circuit) 經壓縮後與循序前置電路合成得來的。第 2 節說明了分層式前置電路及壓縮方式。第 3 節設計深度為 $2\lceil \lg n \rceil - 3$ 、 $2\lceil \lg n \rceil - 4$ 或 $2\lceil \lg n \rceil - 5$ 的最佳前置電路。第 4 節說明較大深度的最佳前置電路的建構方式。第 5 節是與別人的未限扇出最佳前置電路比較。第 6 節為結論。

2、分層式前置運算電路

在前置電路的表示圖中，以圖 2 之 $S(n)$ 為例，將 n 條垂直線分別稱為線 1、線 2 至線 n 。前置電路 $D(n)$ 可以利用在階層 k 的輸入線配對 (pairs of input lines) 的集合

$g_k = \{(i, j) | \text{在階層 } k \text{ 上有運算節點，其輸入分別是線 } i \text{ 與線 } j \text{ 上之節點的輸出}\}$
，其中 $k = 1, 2, \dots, d(D(n))$ 來定義 [14]。因此循序前置電路 $S(n)$ 可以定義為

$$g_k = \{(k, k+1)\}，\text{其中 } k = 1, 2, \dots, n-1。$$

令 $m = \lceil \lg n \rceil$ 。分層式前置電路 $P(n)$ 是由

$$g_t = \{(k 2^t - 2^{t-1}, \min(n, k 2^t)) | k = 1, 2, \dots, \lfloor (n-1)/2^t + 1/2 \rfloor\}，$$

$$t = 1, \dots, m$$

及

$$g_{m+t} = \{(k 2^{m-t}, k 2^{m-t} + 2^{m-t-1}) | k = 1, 2, \dots, \lfloor (n-1)/2^{m-t} - 1/2 \rfloor\}，$$

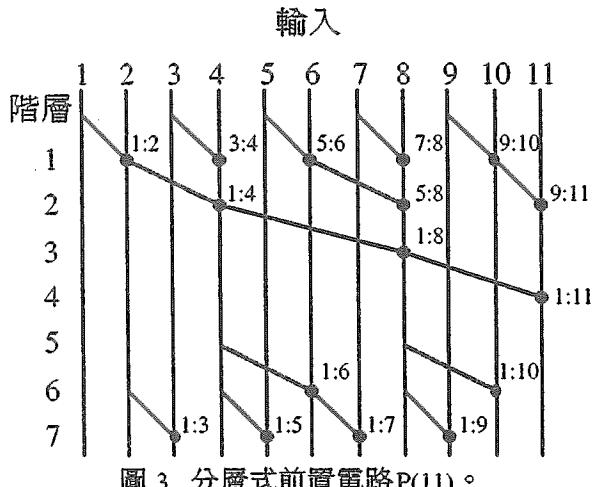
$$t = 1, \dots, m-1$$

所定義 [14]。例如，圖 3 所示之 $P(11)$ 中，在各階層的輸入線配對如下：

$$g_1 = \{(1, 2), (3, 4), (5, 6), (7, 8), (9, 10)\}，$$

$$g_2 = \{(2, 4), (6, 8), (10, 11)\}，$$

$g_3 = \{(4, 8)\}$,
 $g_4 = \{(8, 11)\}$,
 $g_5 = \emptyset$,
 $g_6 = \{(4, 6), (8, 10)\}$,
 $g_7 = \{(2, 3), (4, 5), (6, 7), (8, 9)\}$.

圖 3. 分層式前置電路 $P(11)$ 。

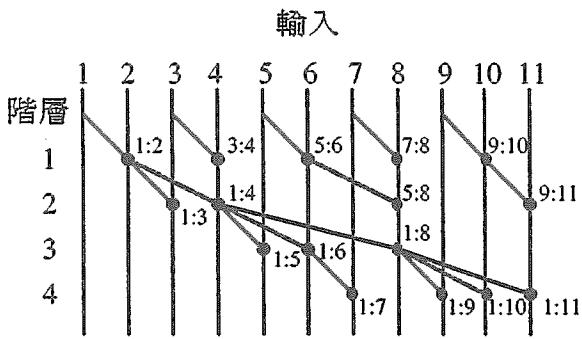
我們可以將 $P(n)$ 中的每個節點儘可能地向輸入節點移動，變成 $P'(n)$ ，而減少階層數。例如，圖 3 之 $P(11)$ 可以壓縮成如圖 4 所示之 $P'(11)$ ，其階層數由原來的 7 減少為 4。 $P'(n)$ 並不是最佳前置電路 [14]。 $P'(n)$ 有下列性質：

性質 1 [14]. $P'(n)$ 之深度 $d(P'(n))$ 為：

$$\lceil \lg n \rceil \quad \text{當 } n \leq 5,$$

$$2r - 3 \quad \text{當 } r \geq 3 \text{ 且 } 3 \times 2^{r-2} \leq n < 2^r,$$

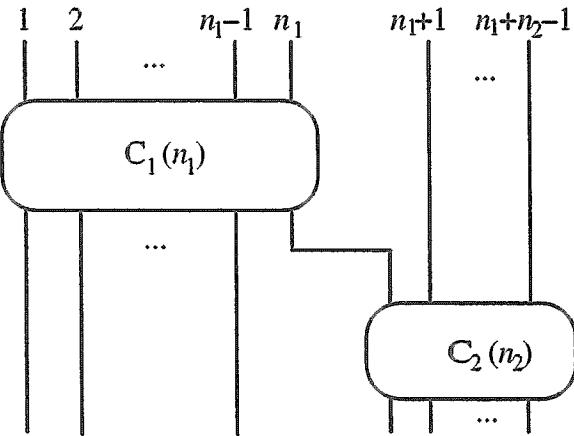
$$2r - 4 \quad \text{當 } r \geq 3 \text{ 且 } 2^{r-1} \leq n < 3 \times 2^{r-2}.$$

圖 4. $P(11)$ 經過壓縮，成為 $P'(11)$ 。

3、新的最佳前置電路

假設 $C_1(n_1)$ 及 $C_2(n_2)$ 是兩個前置電路，分別有 n_1 及 n_2 個輸入。 $C_1(n_1)$ 及 $C_2(n_2)$ 可以合成一個具有 $n = n_1 + n_2 - 1$ 個輸入的前置電路 $C(n) = C_1(n_1) \cdot C_2(n_2)$ ；合成情況如圖 5 所示，其中 $C_1(n_1)$ 的最後一個輸出 $1:n_1$ 是 $C_2(n_2)$ 的第一個輸入。合成前置電路有下列性質，並可利用該性質得到定理 1：

性質 2 [14]. 假設 $C(n)$ 是由壓縮後的分層式前置電路 $P'(n_1)$ 及最佳前置電路 $D(n_2)$ 合成。若 $\lceil \lg n_1 \rceil + d(D(n_2)) \geq d(P'(n_1))$ ，則 $C(n)$ 為最佳前置電路，且 $d(C(n)) = \lceil \lg n_1 \rceil + d(D(n_2))$ 。

圖 5. $C_1(n_1)$ 及 $C_2(n_2)$ 合成的前置電路。

定理 1. 若整數 $n \geq 12$ ，則存在稱為 $SL(n)$ 的 n -輸入最佳前置電路，其深度為

$$2\lceil \lg n \rceil - 3$$

當 $r \geq 4$ 且 $3 \times 2^{r-2} \leq n \leq 2^r$ ，

$$2\lceil \lg n \rceil - 5$$

當 $r \geq 6$ 且 $2^{r-1} < n < 2^{r-1} + r - 4$ ，

$$2\lceil \lg n \rceil - 4$$

當 $r \geq 5$ 且 $2^{r-1} + r - 4 \leq n < 3 \times 2^{r-2}$ 。

證明：由 n 與 r 的關係，可以看出 $\lceil \lg n \rceil = r$ 。我們使用壓縮後的分層式前置電路 $P'(n_1)$ 及循序前置電路 $S(n_2)$ 來合成最佳前置電路 $SL(n)$ ，其中 $n = n_1 + n_2 - 1 \geq 12$ 且 $n_1, n_2 \geq 2$ 。由於 $S(n_2)$ 為最佳前置電路，我們將利用性質 2，亦即，若 $\lceil \lg n_1 \rceil + d(S(n_2)) = \lceil \lg n_1 \rceil + n_2 - 1 \geq d(P'(n_1))$ ，則 $SL(n)$ 為最佳前置電路，且 $d(SL(n)) = \lceil \lg n_1 \rceil + n_2 - 1$ 。我們分下列三種情況來討論：

情況 1. 當 $r \geq 4$ 且 $3 \times 2^{r-2} \leq n \leq 2^r$ 。

取 $n_2 = r - 2$ ，則因 $n = n_1 + n_2 - 1 = n_1 + r - 3$ 且 $n_1 < n$ ，故可得

$$3 \times 2^{r-2} \leq n_1 + r - 3 \quad \text{且} \quad n_1 < 2^r,$$

$$3 \times 2^{r-2} - r + 3 \leq n_1 < 2^r.$$

由於 $r \geq 4$ ，可得 $2^{r-1} < 3 \times 2^{r-2} - r + 3$ ，所以 $2^{r-1} < n_1 < 2^r$ 。因此得到 $\lceil \lg n_1 \rceil = r$ 。所以，

$$\lceil \lg n_1 \rceil + d(S(n_2)) = r + n_2 - 1 = 2r - 3.$$

因為 $2^{r-1} < n_1 < 2^r$ ，由性質 1 可得 $d(P'(n_1)) = 2r - 4$ 或 $2r - 3$ 。因此， $\lceil \lg n_1 \rceil + d(S(n_2)) \geq$

$d(P(n_1))$ 。所以由性質 2 可知， $SL(n)$ 為最佳前置電路，且 $d(SL(n)) = 2r - 3 = 2\lceil \lg n \rceil - 3$ 。

情況 2. 當 $r \geq 6$ 且 $2^{r-1} < n < 2^{r-1} + r - 4$ 。

取 $n_2 = r - 3$ ，則因 $n = n_1 + n_2 - 1 = n_1 + r - 4$ ，故可得

$$2^{r-1} < n_1 + r - 4 < 2^{r-1} + r - 4,$$

$$2^{r-1} - r + 4 < n_1 < 2^{r-1}.$$

由於 $r \geq 6$ ，顯然 $2^{r-2} < 2^{r-1} - r + 4$ ，所以 $2^{r-2} < n_1 < 2^{r-1}$ ，因此得到 $\lceil \lg n_1 \rceil = r - 1$ 。所以，

$$\lceil \lg n_1 \rceil + d(S(n_2)) = (r - 1) + (n_2 - 1) = 2r - 5.$$

因為 $2^{r-2} < n_1 < 2^{r-1}$ ，由性質 1 可得 $d(P(n_1)) = 2(r - 1) - 3 = 2r - 5$ 或 $2(r - 1) - 4 = 2r - 6$ ，因此， $\lceil \lg n_1 \rceil + d(S(n_2)) \geq d(P(n_1))$ 。所以由性質 2 可知， $SL(n)$ 為最佳前置電路，且 $d(SL(n)) = 2r - 5 = 2\lceil \lg n \rceil - 5$ 。

情況 3. 當 $r \geq 5$ 且 $2^{r-1} + r - 4 \leq n < 3 \times 2^{r-2}$ 。

(i) 當 $n = 2^{r-1} + r - 4$ 。

取 $n_2 = r - 2$ ，則因 $n = n_1 + n_2 - 1 = n_1 + r - 3$ ，故可得

$$n_1 + r - 3 = 2^{r-1} + r - 4,$$

$$n_1 = 2^{r-1} - 1.$$

因此， $\lceil \lg n_1 \rceil = r - 1$ 。所以，

$$\lceil \lg n_1 \rceil + d(S(n_2)) = (r - 1) + n_2 - 1 = 2r - 4.$$

因為 $3 \times 2^{r-3} < n_1 < 2^{r-1}$ ，由性質 1 可得 $d(P(n_1)) = 2(r - 1) - 3 = 2r - 5$ ，因此， $\lceil \lg n_1 \rceil + d(S(n_2)) > d(P(n_1))$ 。所以由性質 2 可知， $SL(n)$ 為最佳前置電路，且 $d(SL(n)) = 2r - 4 = 2\lceil \lg n \rceil - 4$ 。

(ii) 當 $2^{r-1} + r - 4 < n < 3 \times 2^{r-2}$ 。

取 $n_2 = r - 3$ ，則因 $n = n_1 + n_2 - 1 = n_1 + r - 4$ ，故可得

$$2^{r-1} + r - 4 < n_1 + r - 4 < 3 \times 2^{r-2},$$

$$2^{r-1} < n_1 < 3 \times 2^{r-2}.$$

因此， $\lceil \lg n_1 \rceil = r$ 。所以，

$$\lceil \lg n_1 \rceil + d(S(n_2)) = r + n_2 - 1 = 2r - 4.$$

因為 $2^{r-1} < n_1 < 3 \times 2^{r-2}$ ，由性質 1 可得 $d(P(n_1)) = 2r - 4$ ，因此 $\lceil \lg n_1 \rceil + d(S(n_2)) = d(P(n_1))$ 。所以根據性質 2 可知， $SL(n)$ 為最佳前置電路且 $d(SL(n)) = 2r - 4 = 2\lceil \lg n \rceil - 4$ 。Q.E.D.

4、深度較大的最佳前置電路

若前置電路 $D(n)$ 的 $1:n$ 值是在階層 $d(D(n))$

才計算出來，則稱此電路為固執的 (persistent)。由於 $SL(n)$ 的 $1:n$ 值都是在階層 $d(SL(n))$ 才計算出來，所以是固執的最佳前置電路。循序前置電路也是固執的最佳前置電路。下面的性質 3 可幫助我們得到定理 2。

性質 3 [10]. 若 $C_1(n_1)$ 與 $C_2(n_2)$ 皆為固執的最佳前置電路，則 $C_1(n_1) \cdot C_2(n_2)$ 也是固執的最佳前置電路，且其深度為 $d(C_1(n_1)) + d(C_2(n_2))$ 。

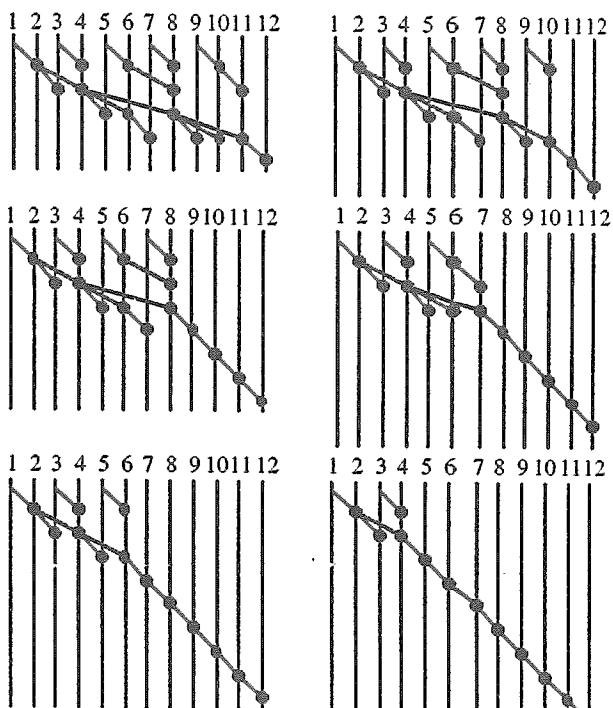


圖 6. 深度從 5 到 10 的 12-輸入固執的最佳前置電路。

定理 2. 若 r 與 n 為整數，且整數 t 在下列範圍內

$$2\lceil \lg n \rceil - 3 \leq t \leq n - 1$$

當 $r \geq 4$ 且 $3 \times 2^{r-2} \leq n \leq 2^r$ ；

$$2\lceil \lg n \rceil - 5 \leq t \leq n - 1$$

當 $r \geq 6$ 且 $2^{r-1} < n < 2^{r-1} + r - 4$ ；

$$2\lceil \lg n \rceil - 4 \leq t \leq n - 1$$

當 $r \geq 5$ 且 $2^{r-1} + r - 4 \leq n < 3 \times 2^{r-2}$ ，

皆存在深度為 t 之 n -輸入固執的最佳前置電路。

證明：我們用歸納法來證明。由於 $r \geq 4$ ，故 $n \geq 12$ 。圖 6 顯示深度範圍從 5 到 10 的各種 12-輸入最佳前置電路。加上 $S(12)$ 為深度 11 的固執的最佳前置電路，所以當 $n = 12$ 時，本定理成立。假設 $n < k$ 時本定理成立，欲證本定理在 $n = k$ 時亦成立。我們有下列三種情況要考慮：

情況 1. 當 $r \geq 4$ 且 $3 \times 2^{r-2} \leq k \leq 2^r$ 。

(i) 當 $r \geq 4$ 且 $k = 3 \times 2^{r-2}$ 。

當 $r=4$, $k=12$ 時，前面已經說明本定理成立。所以，現在只考慮 $r \geq 5$ 。很明顯地，此時 $2^{r-1} + r - 4 < k - 1 < 3 \times 2^{r-2}$ 。由歸納法的假設，當 t 的範圍為

$$2\lceil \lg (k-1) \rceil - 4 \leq t \leq (k-1) - 1,$$

亦即

$$2\lceil \lg k \rceil - 4 \leq t \leq k - 2,$$

皆存在 $(k-1)$ -輸入固執的最佳前置電路，其深度為 t 。把這樣的前置電路與 S(2) 合成，可得到 k -輸入固執的最佳前置電路，其深度 t 的範圍為

$$2\lceil \lg k \rceil - 3 \leq t \leq k - 1.$$

(ii) 當 $r \geq 4$ 且 $3 \times 2^{r-2} < k \leq 2^r$ 。

因為 k 是整數，所以， $3 \times 2^{r-2} \leq k - 1 < 2^r$ 。由歸納法的假設，當 t 的範圍為

$$2\lceil \lg (k-1) \rceil - 3 \leq t \leq (k-1) - 1,$$

亦即

$$2\lceil \lg k \rceil - 3 \leq t \leq k - 2,$$

皆存在 $(k-1)$ -輸入固執的最佳前置電路，其深度為 t 。把這樣的前置電路與 S(2) 合成，可得到 k -輸入固執的最佳前置電路，其深度 t 的範圍為

$$2\lceil \lg k \rceil - 2 \leq t \leq k - 1.$$

又由定理 1 知，存在深度為 $2\lceil \lg k \rceil - 3$ 固執的最佳前置電路。所以，當 t 的範圍為

$$2\lceil \lg k \rceil - 3 \leq t \leq k - 1,$$

皆存在 k -輸入固執的最佳前置電路，其深度為 t 。

情況 2. 當 $r \geq 6$ 且 $2^{r-1} < k < 2^{r-1} + r - 4$ 。

很明顯地， $2^{r-1} \leq k - 1 < 2^{r-1} + r - 5$ 。

(i) 當 $k - 1 = 2^{r-1}$ 。

此時 $\lceil \lg (k-1) \rceil = r-1$, $\lceil \lg k \rceil = r$ 。由歸納法的假設，當 t 的範圍為

$$2\lceil \lg (k-1) \rceil - 3 \leq t \leq (k-1) - 1,$$

亦即

$$2\lceil \lg k \rceil - 5 \leq t \leq k - 2,$$

皆存在 $(k-1)$ -輸入固執的最佳前置電路，其深度為 t 。把這樣的前置電路與 S(2) 合成，可得到 k -輸入固執的最佳前置電路，其深度 t 的範圍為

$$2\lceil \lg k \rceil - 4 \leq t \leq k - 1.$$

又由定理 1 知，存在深度為 $2\lceil \lg k \rceil - 5$ 固執的最佳前置電路。所以，當 t 的範圍為

$$2\lceil \lg k \rceil - 5 \leq t \leq k - 1,$$

皆存在 k -輸入固執的最佳前置電路，其深度為 t 。

(ii) 當 $2^{r-1} < k - 1 < 2^{r-1} + r - 5$ 。

由歸納法的假設，當 t 的範圍為

$$2\lceil \lg (k-1) \rceil - 5 \leq t \leq (k-1) - 1,$$

亦即

$$2\lceil \lg k \rceil - 5 \leq t \leq k - 2,$$

皆存在 $(k-1)$ -輸入固執的最佳前置電路，其深

度為 t 。把這樣的前置電路與 S(2) 合成，可得到 k -輸入固執的最佳前置電路，其深度 t 的範圍為

$$2\lceil \lg k \rceil - 4 \leq t \leq k - 1.$$

又由定理 1 知，存在深度為 $2\lceil \lg k \rceil - 5$ 固執的最佳前置電路。所以，當 t 的範圍為

$$2\lceil \lg k \rceil - 5 \leq t \leq k - 1,$$

皆存在 k -輸入固執的最佳前置電路，其深度為 t 。

情況 3. 當 $r \geq 5$ 且 $2^{r-1} + r - 4 \leq k < 3 \times 2^{r-2}$

(i) 當 $k = 2^{r-1} + r - 4$ 。

很明顯地， $2^{r-1} < k - 1 < 2^{r-1} + r - 4$ 。由歸納法的假設，當 t 的範圍為

$$2\lceil \lg (k-1) \rceil - 5 \leq t \leq (k-1) - 1,$$

亦即

$$2\lceil \lg k \rceil - 5 \leq t \leq k - 2,$$

皆存在 $(k-1)$ -輸入固執的最佳前置電路，其深度為 t 。把這樣的前置電路與 S(2) 合成，可得到 k -輸入固執的最佳前置電路，其深度 t 的範圍為

$$2\lceil \lg k \rceil - 4 \leq t \leq k - 1.$$

(ii) 當 $2^{r-1} + r - 4 < k < 3 \times 2^{r-2} - 1$ 。

很明顯地， $2^{r-1} + r - 4 \leq k - 1 < 3 \times 2^{r-2} - 1$ 。由歸納法的假設，當 t 的範圍為

$$2\lceil \lg (k-1) \rceil - 4 \leq t \leq (k-1) - 1,$$

亦即

$$2\lceil \lg k \rceil - 4 \leq t \leq k - 2,$$

皆存在 $(k-1)$ -輸入固執的最佳前置電路，其深度為 t 。把這樣的前置電路與 S(2) 合成，可得到 k -輸入固執的最佳前置電路，其深度 t 的範圍為

$$2\lceil \lg k \rceil - 3 \leq t \leq k - 1.$$

又由定理 1 知，存在深度為 $2\lceil \lg k \rceil - 4$ 固執的最佳前置電路。所以，當 t 的範圍為

$$2\lceil \lg k \rceil - 4 \leq t \leq k - 1,$$

皆存在 k -輸入固執的最佳前置電路，其深度為 t 。

Q.E.D.

5、未限扇出最佳前置電路的比較

對任一整數 $n \geq 2$ 而言，Snir 證明了可以建構一族群的最佳前置電路，其深度範圍為 $\max(2\lceil \lg n \rceil - 2, \lceil \lg n \rceil)$ 至 $n - 1$ [14]；我們稱具有最小深度之電路為 $SN(n)$ 。值得注意的是，如果去除 $n = 2$ 的情況時，那麼 $\max(2\lceil \lg n \rceil - 2, \lceil \lg n \rceil) = 2\lceil \lg n \rceil - 2$ ；也就是當 $n \geq 3$ ， $SN(n)$ 的深度為 $2\lceil \lg n \rceil - 2$ 。然而，當 $n \geq 12$ ， $SL(n)$ 的深度介於 $2\lceil \lg n \rceil - 3$ 與 $2\lceil \lg n \rceil - 5$ 之間；因此，當 $n \geq 12$ ， $SL(n)$ 的深度比 $SN(n)$ 小。 $SL(n)$ 與 $SN(n)$ 有兩個相似點。第一， $SL(n)$ 與 $SN(n)$ 都是將分層式前置電路壓縮後與循序前置電路合成的。第二， $SL(n)$ 與 $SN(n)$ 的最大扇出都是 $\lceil \lg n \rceil + 1$ 。

Lakshmivarahan等人亦提出最佳前置電路 [8, 9]。對任一整數 $n \geq 12$ 而言，我們稱他們設計的前置電路中深度最小為 $LYD(n)$ 。要注意的是，雖然對某些不大於 33 的 n 值， $d(LYD(n)) = \lceil \lg n \rceil$ ，但一般而言， $2\lceil \lg n \rceil - 6 \leq d(LYD(n)) \leq 2\lceil \lg n \rceil - 3$ 。為了比較 $LYD(n)$ 與 $SL(n)$ ，下面假設 $n \geq 12$ 。當 $48 \leq n \leq 54$ 時， $d(LYD(n)) = d(SL(n)) - 2$ ；對其他的 n 值， $d(LYD(n)) = d(SL(n))$ 或 $d(LYD(n)) = d(SL(n)) - 1$ 。例如，當 $13 \leq n \leq 16$ 、 $21 \leq n \leq 23$ 、 $170 \leq n \leq 191$ 、 $243 \leq n \leq 256$ 以及 $309 \leq n \leq 383$ 時， $d(LYD(n)) = d(SL(n))$ 。雖然 $d(LYD(n))$ 可能比 $d(SL(n))$ 小一點，但是 $LYD(n)$ 的扇出比 $SL(n)$ 的大。更精確地說， $LYD(n)$ 的最大扇出為 $2\lceil \lg n \rceil - 2$ ，而 $SL(n)$ 的最大扇出只有 $\lceil \lg n \rceil + 1$ 。所以， $LYD(n)$ 所需的積體電路面積較大，計算的速度也可能反而更慢。此外， $LYD(n)$ 的設計比較複雜。它是由四個前置電路所組成；其輸入項個數分別為 n_1 、 n_2 、 n_3 、 n_4 ，其中 $n = n_1 + n_2 + n_3 + n_4$ 。計算 $LYD(n)$ 的 n_1 、 n_2 、 n_3 、 n_4 比計算 $SL(n)$ 的 n_1 、 n_2 困難得多。Lakshmivarahan等人設計的最佳前置電路深度範圍只從 $\max(2\lceil \lg n \rceil - 6, \lceil \lg n \rceil)$ 到 $\max(2\lceil \lg n \rceil - 3, \lceil \lg n \rceil)$ ，沒有設計深度範圍從 $\max(2\lceil \lg n \rceil - 2, \lceil \lg n \rceil + 1)$ 到 $n - 1$ 的電路。

6、結論

在本文中，我們設計了新的最佳前置電路 $SL(n)$ ，依不同的 n 值，其深度為 $2\lceil \lg n \rceil - 3$ 、 $2\lceil \lg n \rceil - 4$ 或 $2\lceil \lg n \rceil - 5$ 。我們也證明了可設計出一族群的最佳前置電路，依不同的 n 值，其深度範圍為 $2\lceil \lg n \rceil - 3$ 至 $n - 1$ 、 $2\lceil \lg n \rceil - 4$ 至 $n - 1$ 或 $2\lceil \lg n \rceil - 5$ 至 $n - 1$ 。 $SL(n)$ 與 Snir 設計的 $SN(n)$ 的最大扇出都是 $\lceil \lg n \rceil + 1$ ；可是， $SL(n)$ 的深度比 $SN(n)$ 的小。雖然 $SL(n)$ 可能比另一最佳前置電路 $LYD(n)$ 的深度多 1、2 或相等，但是 $LYD(n)$ 的扇出比 $SL(n)$ 的大，因而需要較大積體電路面積，並可能計算較慢。此外， $LYD(n)$ 的設計比 $SL(n)$ 複雜得多。

參考資料

- [1] S.G. Akl, *The Design and Analysis of Parallel Algorithms*. Englewood Cliffs, NJ: Prentice-Hall, 1989.
- [2] R.P. Brent and H.T. Kung, "A regular layout for parallel adders," *IEEE Trans. Comput.*, vol. C-31, pp. 260-264, Mar. 1982.
- [3] D.A. Carlson and B. Sugla, "Limited width parallel prefix circuits," *J. Supercomput.*, vol. 4, pp. 107-129, June 1990.
- [4] R. Cole and U. Vishkin, "Faster optimal parallel prefix sums and list ranking," *Inform. Contr.*, vol. 81, pp. 334-352, 1989.
- [5] F.E. Fich, "New bounds for parallel prefix circuits," in *Proc. 15th Symp. on the Theory of Computing*, 1983, pp. 100-109.
- [6] C.P. Kruskal, T. Madej, and L. Rudolph, "Parallel prefix on fully connected direct connection machines," in *Proc. Int. Conf. on Parallel Processing*, 1986, pp. 278-284.
- [7] R.E. Ladner and M.J. Fischer, "Parallel prefix computation," *J. ACM*, vol. 27, pp. 831-838, Oct. 1980.
- [8] S. Lakshmivarahan and S.K. Dhall, *Parallel Computing Using the Prefix Problem*. Oxford, UK: Oxford University Press, 1994.
- [9] S. Lakshmivarahan, C.M. Yang, and S.K. Dhall, "On a new class of optimal parallel prefix circuits with $(size + depth) = 2n - 2$ and $\lceil \log n \rceil \leq depth \leq (2\lceil \log n \rceil - 3)$," in *Proc. 1987 Int. Conf. on Parallel Processing*, 1987, pp. 58-65.
- [10] Y.C. Lin, "Optimal prefix circuits with fan-out 2," in *Proc. Int. Conf. on Algorithms*, 1996, pp. 175-181.
- [11] Y.C. Lin and C.M. Lin, "Efficient parallel prefix algorithms on fully connected message-passing computers," in *Proc. 3rd Int. Conf. on High Performance Computing*, 1996, pp. 316-321.
- [12] Y.C. Lin and C.M. Lin, "A family of efficient algorithms for the prefix operation on message-passing computers," in *L.N.C.S. #1067, Proc. Int. Conf. and Exhibition on High-Performance Computing and Networking*, 1996, pp. 1003-1004.
- [13] A. Nicolau and H. Wang, "Optimal schedule for parallel prefix computation with bounded resources," in *Proc. Third ACM SIGPLAN Symp. on Principles & Practice Parallel Programming*, 1991, pp. 1-10.
- [14] M. Snir, "Depth-size trade-offs for parallel prefix computation," *J. Algorithms*, vol. 7, pp. 185-201, 1986.
- [15] H. Wang, A. Nicolau, and K.S. Siu, "The strict time lower bound and optimal schedules for parallel prefix with resource constraints," *IEEE Trans. Comput.*, vol. 45, pp. 1257-1271, Nov. 1996.
- [16] N.H.E. Weste and K. Eshraghian, *Principles of CMOS VLSI Design: A System Perspective*, 2nd ed. Reading, MA: Addison-Wesley, 1993.