

逢甲大學學生報告 ePaper

報告題名：

具有漸進式障壁層結構氮化鋁鎵/氮化鋁/氮化鎵/矽之
金屬-氧化物-半導體異質結構場效電晶體研製

Comparative Study on Graded-Barrier

$\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{AlN}/\text{GaN}/\text{Si}$ Metal-Oxide-Semiconductor

Heterostructure Field-Effect Transistor

作者：莊琇雯、徐佩煌、林郁芸、陳怡樺、謝張荻

系級：電子四甲、電子四乙、材料三乙

學號：D0442853、D0442955、D0596725、D0410209、D0571693

開課老師：李景松 教授

課程名稱：化合物半導體元件

開課系所：電子工程學系

開課學年：107 學年度 第一學期



中文摘要

本專題旨在應用超音波噴霧熱解沉積技術 (ultrasonic spray pyrolysis deposition) 研製以氧化鋁為電介質之漸進式障壁層 (Graded-Barrier) 製成 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{AlN}/\text{GaN}/\text{Si}$ ($x = 0.22\sim 0.3$) 的金屬-氧化物-半導體異質結構場效電晶體 (MOS-HFET) 與常見障壁層 (Conventional-Barrier) $\text{Al}_{0.26}\text{Ga}_{0.74}\text{N}/\text{AlN}/\text{GaN}/\text{Si}$ MOS-HFET 以及蕭特基閘極 HFET 裝置做比較。藉由漸進式障壁層可使介面品質問題與增加蕭特基能障高度問題同時得到解決。符合成本效益的超音波噴霧熱解沉積 (USPD) 科技目前常用於製作 MOS-HFET 的表面鈍化與沉積高介電係數 (high-K) 氧化鋁閘極絕緣層。

在此專題中，將廣泛地討論到藉由量測裝置表現出來的特性，包括外質轉導 ($g_{m,\max}$)、閘極電極擺幅 (GVS)、最大汲源極電流密度 ($I_{DS,\max}$)、崩潰電壓、開關電流比率 (I_{on}/I_{off})、高頻、次臨界擺幅 (SS) 與功率特性。

關鍵字：氮化鋁鎵/氮化鋁/氮化鎵、三氧化二鋁、漸進式障壁層、金屬-氧化物-半導體異質結構場效電晶體、超音波噴霧熱解沉積技術

Abstract

A study of a novel Al_2O_3 dielectric gradient barrier (GB) $\text{Al}_x\text{Ga}_{1-x}\text{N}$ / AlN / GaN / Si ($x = 0.22\sim 0.3$) metal oxide semiconductor heterostructure field effect transistor (MOSHFET) through ultrasonic spray pyrolysis deposition (USPD) technique compared with a conventional-barrier (CB) $\text{Al}_{0.26}\text{Ga}_{0.74}\text{N}$ / AlN / GaN / Si MOS-HFET and the Schottky gate HFET devices. The gradient barrier (GB) $\text{Al}_x\text{Ga}_{1-x}\text{N}$ was designed to improve interface quality and increase the Schottky barrier height simultaneously.

The cost effective technique commonly applied to make surface passivation and deposit the high-k Al_2O_3 gate-dielectric on the AlGaN barrier.

Comprehensive device performances, including maximum external transconductance ($g_{m,\max}$), gate voltage swing (GVS) linearity, maximum drain-source current density ($I_{\text{DS},\max}$), breakdown voltage, on/off current ratio ($I_{\text{on}}/I_{\text{off}}$), high frequency, subthreshold swing (SS) and power performance.

Keyword : AlGaN / AlN / GaN , Al_2O_3 , gradient barrier $\text{Al}_x\text{Ga}_{1-x}\text{N}$, MOS-HFET, ultrasonic spray pyrolytic deposition

目 次

中文摘要.....	
錯誤! 尚未定義書籤。	
Abstract.....	
錯誤! 尚未定義書籤。	
目次.....	3
表目錄.....	5
圖目錄.....	6
第一章、簡	
介.....	7
第二章、使用儀器介	
紹.....	8
2-1. ULVAC MILA-5000 快速升溫退火系統	8
2-2. AFM 原子力顯微鏡與 TEM 穿透式電子顯微鏡.....	9
2-3. on-wafer load-pull system 負載拉移系統.....	11
2-4. HP8510B 網路分析儀	12
第三章、元件結構設計與元件製程	13
3-1. 元件結構	13
3-2. 元件製程	14
3-3. 常見之氧化方法	15

第四章、實驗結果與討

論.....	211
4-1. 氧化層薄膜厚度分析	211
4-2. 直流與脈衝模式特性	222
4-3. 外質轉導與汲極電流特性	233
4-4. 雙端截止崩潰電壓和導通電壓與三端截止崩潰電壓特	255
4-5. 截止頻率與最大頻率震盪頻率之特性	266
4-6. 功率特性	277

第五章、結

論.....	288
參考文獻.....	29



表目錄

表 1 研究元件對 USPD 作用時間的特性比較.....	21
表 2 研究元件的直流與脈衝特性.....	22
表 3 研究元件的外質轉導與汲極電流特性比較.....	23
表 4 研究元件的閘極電壓擺幅特性.....	24
表 5 研究元件的開關電流比率與次臨界擺幅特性.....	24
表 6 研究元件的崩潰電壓與導通電壓特性比較.....	25
表 7 研究元件的微波特性比較.....	216
表 8 研究元件的功率特性比較.....	27

圖目錄

附件圖 超音波熱裂解儀器裝置圖.....	31
圖 1 研究元件 ALGAN/ALN/GAN HFET 結構示意圖.....	32
圖 2 研究元件 I_{DS} 對 USPD 作用時間的變化.....	33
圖 3 USPD 作用時間之氧化物表面 AFM 片.....	34
圖 4 模型 D MOS 閘極結構的 TEM 照片.....	34
圖 5 元件直流與脈衝操作下的 IV 曲線.....	35
圖 6 室溫下元件的汲極電流(i_{ds})和外質轉導(g_m)特性.....	36
圖 7 (a) 元件的兩端截止閘汲極崩潰電壓(BV_{GD})特 性.....	36
圖 7 (b) 元件的兩端截止導通電壓(V_{on})特 性.....	37
圖 7 (c) 室溫下元件的三端截止汲源極崩潰電壓(BV_{DS})特 性.....	37
圖 8 元件的截止頻率(f_T)與最大震盪頻率(f_{max})特性.....	
錯誤! 尚未定義書籤。8	
圖 9 元件的功率特 性.....	38

第一章、簡介

以氮化物為基底的異質結構場效電晶體(HFET)，由於本身有高電子遷移率、高二維電子雲濃度、高崩潰電壓等優勢，因此在研究上通常都有極好的成果，然而閘極漏電流所造成的靜態功率消耗仍然需要被解決，障壁層與通道層間的異質結構品質會影響通道內的導電能力與電流密度，因此金屬-氧化物-半導體異質結構場效應電晶體(MOS-HFETs)常使用各種閘極氧化物來減少漏電流。

氮化鋁鎵障壁層中，若將靠近閘極一側的鋁含量提高可以增加蕭特基能障高度；若將靠近通道一側的鋁含量降低則可以改善界面品質。藉此構想出使用超音波噴霧熱解沉積技術組成的漸進式障壁層 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{AlN}/\text{GaN}/\text{Si}$ ($x = 0.22\sim 0.3$)金屬-氧化物-半導體異質結構場效應電晶體。因為氧化鋁的寬能隙可獲得高絕緣與低閘極漏電流的特性，所以氧化鋁經常被用來當作金屬-氧化物-半導體異質結構場效應電晶體(MOS-HFETs)的閘極氧化層，並且氧化鋁的高介電係數也能改善閘極的調變能力。

在本專題中，將研究與比較一般障壁層金屬-氧化物-半導體異質結構場效應電晶體與漸進式障壁層金屬-氧化物-半導體異質結構場效應電晶體以及蕭特基閘極的常見障壁層異質結構場效應電晶體與漸進式障壁層異質結構場效應電晶體。

第二章、使用儀器介紹

2-1. ULVAC MILA-5000 快速升溫退火系統

其系統主要利用快速升降溫的方式對晶片做有效熱處理，並減少雜質的外擴散效應，較傳統的爐管減少許多熱運算。同時，通入氧氣後，此系統具有長薄氧化層的功能(RTO)。目前機台使用的溫度範圍600~12000 °C，升溫速率小於1000 °C，以4吋晶片為主。

快速升溫製程處理會在半導體元件製程生產中重複數次，目的是為了活化植入摻雜物或變更材料狀態(或階段)，以強化所需要的電性。

功能說明：

- 1.可以進行薄膜試片熱處理。
- 2.升溫速率：最快 50 °C /sec。
- 3.退火氣氛：氮氣、氬氣、氧氣或真空(10^{-5} Torr)。

2-2. AFM 原子力顯微鏡與 TEM 穿透式電子顯微鏡

原子力顯微鏡 (AFM) 屬於掃描探針顯微技術 (SPM) 的一類，此類顯微技術都是利用特製的微小探針，來偵測探針與樣品表面之間的某種交互作用，如穿隧電流、原子力、磁力、近場電磁波等等，然後使用一個具有三軸位移的壓電陶瓷掃描器，使探針在樣品表面做左右前後掃描（或樣品做掃描），並利用此掃描器的垂直微調能力及回饋電路，讓探針與樣品間的交互作用在掃描過程中維持固定，此時兩者距離在數至數百埃(10^{-10} m)之間，而只要記錄掃描面上每點的垂直微調距離，便能得到樣品表面的等交互作用圖像，這些資料便可用來推導出樣品表面特性。

AFM 的探針是由一個針尖附在一支橫桿前端所組成，探針尖端與樣品表面接觸時，由於橫桿彈性係數和原子間的作用力相當，因此探針尖端的原子與樣品表面原子的作用力便會使橫桿在垂直力方向移動，作用力來源包括探針和表面的凡得瓦力 (Van der Waals force) 與探針和表面的外層電子之間的庫倫排斥力。

穿透式電子顯微鏡 (TEM) 是利用高能電子束 (一般約在 100 keV~1 MeV) 穿透厚度低於 100 奈米以下之薄樣品，和薄樣品內的各種組織產生不同程度之散射。散射後的電子以不同的行徑通過後續的透鏡組合和透鏡光圈，形成明暗對比之影像，而這些明暗對比之微結構影像

是藉由螢光板來呈現。因此穿透式電子顯微鏡分析即擷取穿透薄樣品之直射電子(Transmitted Electron)或是彈性散射電子(Elastic Scattered Electron)成像，或作成繞射圖案(Diffraction Pattern；DP)進而解析薄樣品微結構組織與晶體結構。

穿透式電子顯微鏡可以配合 X 光能量分散光譜(Energy Dispersive Spectroscopy；EDS)及能量損失譜儀(Electron Energy Loss Spectroscopy；EELS)，不僅可以分析材料結構並且可以定量材料內部的成份。從 X 光能量分散光譜及能量損失譜儀，可以得到材料化學成份組成、分子鍵結形式等等。



2-3. on-wafer load-pull system 負載拉移系統

在高頻操作下，匹配阻抗是保護功率放大器(在此為高電子移動率場效電晶體)不可或缺的設計。負載拉移系統為 bsw OWLP-2 測試系統結合 Keysight PNA-X 網路分析儀，幫助設計者找出匹配阻抗的儀器。

為了確認金片上探針的頻率調整器(tuners)，測試系統建立一個特別的回授電路使得晶片上的探針會跟著頻率調整器移動。當完成以上步驟後，在裝置與測試儀器間的電線距離和頻率調整器將會是最小值，以獲得最大穩定的高頻測量。



2-4. HP8510B 網路分析儀

訊號由網路分析儀的測試埠連接到探針機台(Wafer Probe Station)上的兩個高頻探針(High Frequency Probe)。透過探針機台上方的顯微鏡或 CCD 擷取影像至電腦，並且在電腦的螢幕可看到探針與晶圓元件的接觸，此電腦同時也用來執行探針機台的控制與校正及量測軟體。

a_i (入射係數)及 b_i (反射係數)的比值稱做 S 參數，S 參數其實是代表描述電訊網路量測架構的一個型態，用來做線性(linear)、微小訊號(small-signal)的分析。



第三章、元件結構設計與元件製程

3-1. 元件結構

傳統異質結構場效電晶體元件磊晶的結構依序包含:矽基板、過渡成核層(c-doped buffer)、3.9微米氮化鎵成核層、300奈米氮化鎵層、1奈米未摻雜氮化鋁層以及25奈米氮化鋁鎵層，如圖1 (a)模型A所示。圖1 (c)模型C與(d)模型D為具有金屬-氧化物-半導體異質結構場效應電晶體，於沉積鎳/金閘極前，在氮化鋁鎵層上多沉積了氧化鋁氧化層；而圖1 (b)模型B與(d)模型D相較於圖1 (a)模型A與(c)模型C則是在氮化鋁鎵層中進行鋁含量的調整，使整體元件裝置可有增加通道電流密度與減少閘極漏電流的特性。

3-2. 元件製程

(1) 高台絕緣(Mesa Isolation)的製作：

此步驟將每一個元件隔離，避免產生互相影響的現象。本專題使用電感耦合式乾蝕刻(ICP-RIE)方式，蝕刻出元件間的絕緣區域。

(2) 源/汲極的歐姆接觸(Source and Drain Ohmic Contact)：

使用鈦/鋁/金作為源極與汲極歐姆接觸的材料。在黃光微影製程後定義出其源/汲極區域，依序蒸鍍上鈦(10奈米)、鋁(50奈米)、金(100奈米)金屬，沉積金屬後再以攝氏溫度900度作退火處理完成歐姆接觸。

(3) 氧化層沉積(Oxide Deposition)：

此步驟為金屬-氧化物-半導體閘極(MOS-gate)結構中重要的一環。目前常見沉積氧化物的方式有很多種，本專題使用可在常壓下且可連續生產的超音波噴霧熱解沉積法來製作氧化層。在歐姆接觸後，將含有氧化鋁化合物之溶液經過超音波霧化成氣體分子，再經過高溫爐管沉積在基板上，形成氧化層。

(4) 閘極蕭特基接觸(Gate Schottky Contact)：

使用鎳/金作為閘極蕭特基接觸的材料。在黃光微影製程步驟後定義出的閘極區域沉積鎳(100奈米)、金(20奈米)即完成。

3-3. 常見之氧化方法

3-3-1. 電子束蒸鍍 (e-beam evaporation)

主要由一個用以執行真空蒸鍍的蒸鍍(Evaporator Chamber)，及一組用以提供蒸鍍所需之真空渡真空系統所組成的。在蒸鍍室內，固態的沉積材料，稱為蒸鍍源(Source)，將被放置在一只由高溫材料(Refractory)所製程的坩堝(Crucible)內，且這個由導電材料所組成的坩堝，再利用電子束(Electron Beam)來執行蒸鍍源加熱，一直到接近蒸鍍源的熔點附近時，原本處於固態的蒸鍍源的蒸發能力將非常強，利用這些被蒸發出來的蒸鍍源原子，在離蒸鍍源上方不遠處的晶片表面上，進行薄膜的沉積。

以成長氧化鎂(MgO)多晶薄膜為例，其製作步驟如下：

1. 將玻璃片放在電子束蒸鍍機台的晶圓座下方，做為基板(Substrate)。
2. 將氧化鎂(MgO)固體放在石墨坩堝(鍋子)內。
3. 以電源供應器加熱鎢絲產生電子束，並且以磁場控制電子束的方向照射氧化鎂(MgO)固體，使氧化鎂固體熔化而產生蒸氣向上蒸發。
4. 在高真空下，氧化鎂分子會蒸發在玻璃基板上沉積，形成氧化鎂多晶薄膜。

3-3-2. 射頻濺鍍(RF sputtering)

在真空腔室中有一固體平板，由欲以鍍膜的原料所製成，此平板稱為靶(Target)，靶被接地，當所加的電流為射頻(RF，13.56MHz)稱為射頻濺射，大部分用在介電材料。電極有二極或三極兩種，三極式的增加一個陽極或陰極，使基座和靶電壓對電漿改變的靈敏度降低，厚度均勻；也可使用磁電式，同時加磁場及電場，以使電子行動的路徑加長，增加碰撞機會，產生更多氬離子，以增加生產速率。

氬氣被導入腔室並被離子化之後，攜帶正電，因此帶正電的氬原子會被接地的靶板吸引並向其加速運動，在加速前進中氬離子得到能量，然後撞擊在靶材上，此時發生能量轉移現象，氬離子將靶材內的原子敲出，在腔室內運動，此即所謂濺(Sputtering)的動作。原子或分子在腔室中散射，一部分會到達晶圓上並停留沉積在其上。

3-3-3. 電漿化學氣相沉積(plasma-enhanced chemical vapor deposition)

電漿輔助化學氣相沈積(PECVD)系統使用電漿的輔助能量，使得沈積反應的溫度得以降低。通常會在二個電極板間外加一個射頻電壓，於是在二個電極之間的氣體會解離而產生電漿。此電漿態的氣體有助於發生化學反應，使膜易沉積於基板上。其在成長薄膜的過程中有化學反應發生，屬於化學氣相沉積(CVD)，由於只需要高真空，而且蒸鍍的金屬可以大量快速地在基板上沉積，成本較低適合工廠大量生產。其最大的特色是無論材料熔點高低均可使用，通常用來製作積體電路金屬導線、硬碟類鑽石保護膜等。

以成長類鑽石多晶薄膜為例，其製作步驟如下：

1. 將矽晶圓放在 PECVD 機台的晶圓座上方，做為基板(Substrate)。
2. 在高真空下，將甲烷(CH_4)通入反應器內。
3. 對甲烷施加高能量的電磁波(RF)，使甲烷(CH_4)的化學鍵結斷裂，形成甲烷電漿，也就是碳離子(帶正電)。
4. 碳離子(帶正電)受到負極(帶負電)的吸引而向矽晶圓(基板)移動，在基板上沉積形成類鑽石薄膜。

3-3-4. 有機金屬化學氣相沉積(metal-organic chemical vapor deposition)

MOCVD 成長薄膜時，主要將載流氣體(Carrier gas)通過有機金屬反應源的容器時，將反應源的飽和蒸氣帶至反應腔中與其它反應氣體混合，然後在被加熱的基板上面發生化學反應促成薄膜的成長。由於只需要高真空(High Vacuum, HV)，反應用的有機金屬氣體可以較大且快速地在基板上沉積，成本較低，適合工廠大量生產；但是在成長磊晶的過程中不容易控制每個管線中有機金屬氣體分子噴出來的流量(製程參數不易控制)，因此必須花費較長的時間才能調配出適當的氣體流量。

以成長砷化鎵磊晶為例，有機金屬化學氣相沉積的製作，其步驟如下：

1. 將砷化鎵晶圓放在有機金屬化學氣相沉積(MOCVD)機台的晶圓座上方，做為基板(Substrate)。
2. 在高真空(HV)下，將不同的有機金屬氣體三氫化砷(AsH_3)與三甲基鎵($\text{Ga}(\text{CH}_3)_3$)經由氣流噴嘴通入反應器內，向砷化鎵晶圓(基板)移動。
3. 將基板加熱到高溫，使三氫化砷化學鍵斷裂產生砷原子，三甲基鎵化學鍵斷裂產生鎵原子，經由化學反應產生砷化鎵分子。
4. 砷化鎵分子緩慢地在砷化鎵晶圓上堆積，形成砷化鎵磊晶。

3-3-5. 原子層化學氣相沉積(atomic layer deposition, ALD)

顧名思義，原子層化學氣相沉積(ALCVD)為一種逐層沉積原子層級厚度的薄膜沉積技術，ALCVD 利用氣體前驅物在基材表面進行選擇性化學吸附反應時，在達到單一飽和吸附層狀態後，即不再產生表面吸附反應，因此在薄膜成長過程中，利用此一自我限制的反應特性，即可以實現原子級厚度的薄膜成長。由於優異的均勻覆蓋率與順應性，ALCVD 製程技術被認為是未來 IC 製程技術中，進行超薄與極小結構之薄膜沉積極重要之 CVD 技術，可被應用的製程模組包括高介電係數閘極介電層與銅金屬連線技術裡的 Cu 晶種層與障壁層。



3-3-6. 超音波噴霧熱解沉積技術(ultrasonic spray pyrolysis deposition)

將可溶於水的金屬鹽類配置成先驅溶液，通入超音波霧化系統，使先驅溶液霧化成氣體，再通入管型爐進行熱裂解，分解出欲沉積於基板上之分子，接著使用靜電沉積技術將欲沉積之分子抓取到基板上。裝置如附件圖。

※靜電沉積原理

在磁場範圍內，攜帶粉末粒子的載體，在磁場下形成鏈狀，通過施加靜電場，使粉末粒子沉積於基板上。此時粉末粒子的量取決於靜電場的強度，當靜電場力大於粉末粒子與載體間的庫倫力時，粉末粒子就會沉積下來，通過調節靜電場的大小來調節塗膜的厚度。

第四章、實驗結果與討論

4-1. 氧化層薄膜厚度分析

由圖2 (a)顯示了模型C與模型D在超音波噴霧熱解沉積(USPD)作用時間為20秒、30秒與40秒下， $V_{GS} = 3\text{ V}$ 與 $V_{DS} = 7\text{ V}$ 所對應的最大汲源極電流密度($I_{DS,max}$)以及相對應到的外質轉導值($g_{m,max}$)如下表所示

Time (s)	$I_{DS,max}$ (mA/mm)			$g_{m,max}$ (mS/mm)		
	20	30	40	20	30	40
Sample C	680	713	704	117	112	104
Sample D	717	747	722	122	118	105

表1 研究元件對USPD作用時間的特性比較

由原子力顯微鏡(AFM)所觀察到的氧化層表面狀態，如圖3顯示在USPD作用時間為30秒時有最好的平滑度。當USPD的作用時間過少，因為氧化層沉積的不夠均勻而造成平滑度下降，另一方面而言，當作用時間過長，會產生奈米凝聚作用，使得表面的粗糙度上升。

結合 $I_{DS,max}$ 、 $g_{m,max}$ 、與氧化物表面狀態，得知平坦的閘極氧化層表面可以改善接面品質，並均勻的通道調變能力。因此，USPD的作用時間被設定在30秒，如圖4穿透式電子顯微鏡(TEM)照片所示，金屬-氧化物-半導體閘極氧化層的厚度大約15奈米。

4-2. 直流與脈衝模式特性

為了瞭解界面的特性，量測模型C與模型D脈衝電流-電壓曲線、觀察閘極延遲特性。將工作週期(DUTY CYCLE)和閘極脈衝寬度設定為20%和10秒以量測脈衝-IV曲線。DC的誤差(Δ_{cc})被定義為 $\Delta_{cc} = ((I_{DS,DC} - I_{DS,Pulse}) / I_{DS,DC}) \times 100\%$ ， $I_{DS,DC}$ 與 $I_{DS,Pulse}$ 皆是直流和脈衝操作的 I_{DS} 電流密度。

由圖5整理出模型A-D的 Δ_{cc} 如下

	Sample A	Sample B	Sample C	Sample D
Δ_{cc} (%)	32	31	11	12

表2 研究元件的直流與脈衝特性

模型C (D)的 Δ_{cc} 被測出為11% (12%)比模型B (A)的31% (32%)與用雙氧水方法鈍化之漸進式障壁層HFET的20%更好。比較模型C與模型D，由於在模型D設計裡，減少了靠近閘極側的鋁含量可有效改善障壁層/通道層的接面品質，並且降低 Δ_{cc} 誤差。因此可預期模型D有良好 I_{DS} 表現，本專題隨後也將討論。

4-3. 外質轉導與汲極電流特性

由圖6，得到模型A-D在300 K及 $V_{DS} = 7$ V下的最大汲源極電流密度($I_{DS,max}$)與外質轉導值($g_{m,max}$)以及 $V_{GS} = 0$ V時相對應到的汲極電流(I_{DSS0})各別為下表所示

	Sample A	Sample B	Sample C	Sample D
$I_{DS,max}$ (mA/mm)	654	699	713	747
$g_{m,max}$ (mS/mm)	113	126	112	118
I_{DSS0} (mA/mm)	528	544	563	575

表3 研究元件的外質轉導與汲極電流特性比較

由數據觀察所示模型D、模型C對模型B、模型A的 $I_{DS,max}$ 改善比率為6.9%(9%)；模型D、模型C對模型B、模型A的 I_{DSS0} 改善比率為5.7%(6.6%)。在模型A和模型B中，表面陷阱電荷使得通道內的電子減少，導致此結果的原因為虛擬閘極效應與通道內的消耗使得 I_{DS} 電流密度下降，就如同前述，當源/汲極間的區域被由USPD製成的氧化物完全覆蓋，可以有效鈍化表面的懸浮鍵；模型C和模型D因減少了虛擬閘極效應與通道內消耗的情況，使得 I_{DS} 電流密度上升，另外，模型C的MOS-gate設計相較於模型A HFET設計，可以達到大於模型A的 I_{DS} 電流密度，這是因為使用USPD可以有效鈍化表面。儘管如此，模型D的漸進式障壁層仍然有最高的 $I_{DS,max}$ 與 I_{DSS0} 。此外由實驗觀察到模型C和模型D因為多了閘極氧化層，增加閘極到通道的距離，因此 $g_{m,max}$ 比模型A和模型B來的低，實驗結果顯示，插入絕緣層不會使 $g_{m,max}$ 降低太

多。從模型C和模型D觀察 $g_{m,max}$ 的特性得知， $g_{m,max}$ 與使用USPD有效地作表面鈍化來減少通道內消耗以及透過高介電係數的氧化鋁材料當作閘極氧化層來改善閘極對通道內電子調變能力有關。模型D也顯示出比模型C更高的 $g_{m,max}$ 。

閘極電壓擺幅(GVS)定義為在 $g_{m,max}$ 90%範圍內的 g_m 值所對應的GVS操作範圍。模型A-D的閘極電壓擺幅如下表

	Sample A	Sample B	Sample C	Sample D
GVS (V)	2.7	3.0	3.4	3.6

表4 研究元件的閘極電壓擺幅特性

模型C和模型D中閘極漏電流會因為氧化鋁氧化層寬能隙的特性而有顯著的減少，進而使GVS增加。模型D的障壁層在靠近閘極端有較高的鋁含量有效的壓制閘極漏電流。模型D (模型C)對模型B (模型A)的閘極電壓擺幅有20% (25.9%)的良好改變率。

藉由參數分析儀可以算出開關電流比率(I_{on}/I_{off})與次臨界擺幅(SS)，模型A-D分別為下表所示

	Sample A	Sample B	Sample C	Sample D
I_{on}/I_{off}	7.1×10^3	1.4×10^4	6.1×10^8	1.1×10^9
SS (mV/dec)	274	253	142	128

表5 研究元件的開關電流比率與次臨界擺幅特性

I_{DS} 電流的驅動能力、 g_m 增益、 I_{on}/I_{off} 比率與SS對於功率開關電路來說皆是很重要的指標。

4-4. 雙端截止崩潰電壓和導通電壓與三端截止崩潰電壓特性

由圖7(a)、(b)、(c)得，在室溫下模型A-D當 I_{GD} 、 I_{DS} 為1 mA/mm時對應到的崩潰電壓(BV_{GD})、導通電壓(V_{on})、 BV_{DS} 各別如下

	Sample A	Sample B	Sample C	Sample D
BV_{GD} (V)	-89.3	-96.8	-162.1	-171
V_{on} (V)	0.3	0.7	3.4	3.6
BV_{DS} (V)	71	89	147	155

表6 研究元件的崩潰電壓與導通電壓特性比較

模型D(模型C)對模型B(模型A)的 BV_{GD} 改善比率為76.7% (81.5%)、導通電壓大約為4 (10)倍、 BV_{DS} 改善比率為74.2% (107%)，此結果顯示出MOS-gate設計可以達到改善崩潰電壓的目的。而在所有模型中，模型D因其本身的設計增強了閘極絕緣性與表面鈍化，所以擁有最好的崩潰電壓特性。

4-5. 截止頻率與最大頻率震盪頻率之特性

以使用 HP8510B 向量網路分析儀連接串聯探針，在頻率為 0.2 GHz~20 GHz 的範圍量測裝置，測量模型 A-D 在室溫下的微波特性。

如圖 8，模型 A-D 的截止頻率(f_T)與最大頻率震盪頻率(f_{max})分別為下表所示

	Sample A	Sample B	Sample C	Sample D
f_T (GHz)	8.9	9.1	11.9	12.1
f_{max} (GHz)	10.8	11.7	14.1	14.3

表 7 研究元件的微波特性比較

截止頻率(f_T)可近似為： $f_T = \frac{g_{m,max}}{2\pi C_G}$ ， C_G 為閘極電容。如同先前所討論，雖然 MOS-HFET 的 $g_{m,max}$ 值會比 Schottky-gate-HFET 來得低，但是 MOS 結構的閘極電容(C_G)會因空乏電容(C_{dep})與氧化層電容(C_{ox})的串接效應而大幅下降，因此仍然會得到比較高的截止頻率(f_T)，而模型 D(模型 C)對模型 B(模型 A)的截止頻率增加幅度大約為 33% (33.7%)

最大頻率振盪頻率(f_{max})可近似為 $f_{max} = \frac{f_T}{2\pi\sqrt{R_i g_d}}$ ，為 R_i 串聯電阻、 g_d 為通道導電率。金屬-氧化物-半導體-閘極的設計提高通道層與障壁層間異質結構的接面品質、減少通道內的電流消耗，獲得通道導電率較低的特性，而輸入電阻也因為閘極漏電流的減少而增加，間接增強了能障高度，模型 D(模型 C)對模型 B(模型 A)的最大頻率振盪頻率增加比率大約為 27.7% (30.6%)。

4-6. 功率特性

以負載拉移系統測量出頻率2.4 GHz下的功率特性，如圖9。

模型A-D的輸出功率(P_{out})、功率增益(G_S)與功率附加效率(P.A.E.)

數值各別如下

	Sample A	Sample B	Sample C	Sample D
P_{out} (dBm)	19.9	20.7	22.2	23
G_S (dB)	14.5	15.1	16.7	16.9
P.A.E. (%)	32.5	33.8	38	38.5

表8 研究元件的功率特性比較

由此可看出，模型D因改善了閘極絕緣特性、崩潰電壓與 I_{DS} 電流驅動能力，因此有很好的功率表現優勢。

第五章、結論

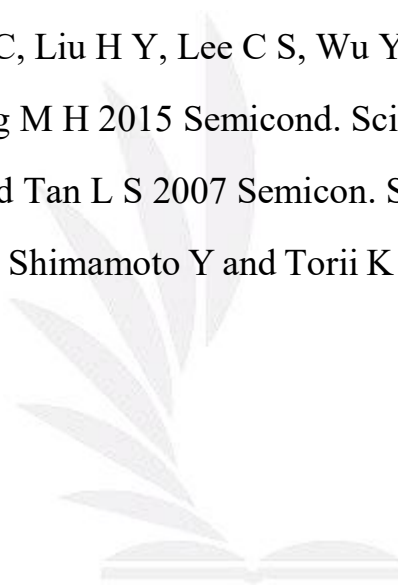
本專題中，成功做出構想中使用超音波噴霧熱解沉積法以氧化鋁作為絕緣層的漸進式障壁層金屬-氧化物-半導體異質結構場效應電晶體，並比較裝置特性與一般障壁層 $\text{Al}_{0.26}\text{Ga}_{0.74}\text{N}/\text{AlN}/\text{GaN}/\text{Si}$ 金屬-氧化物-半導體異質結構場效應電晶體，以及蕭特基閘極異質結構場效應電晶體的差異與特性研究。

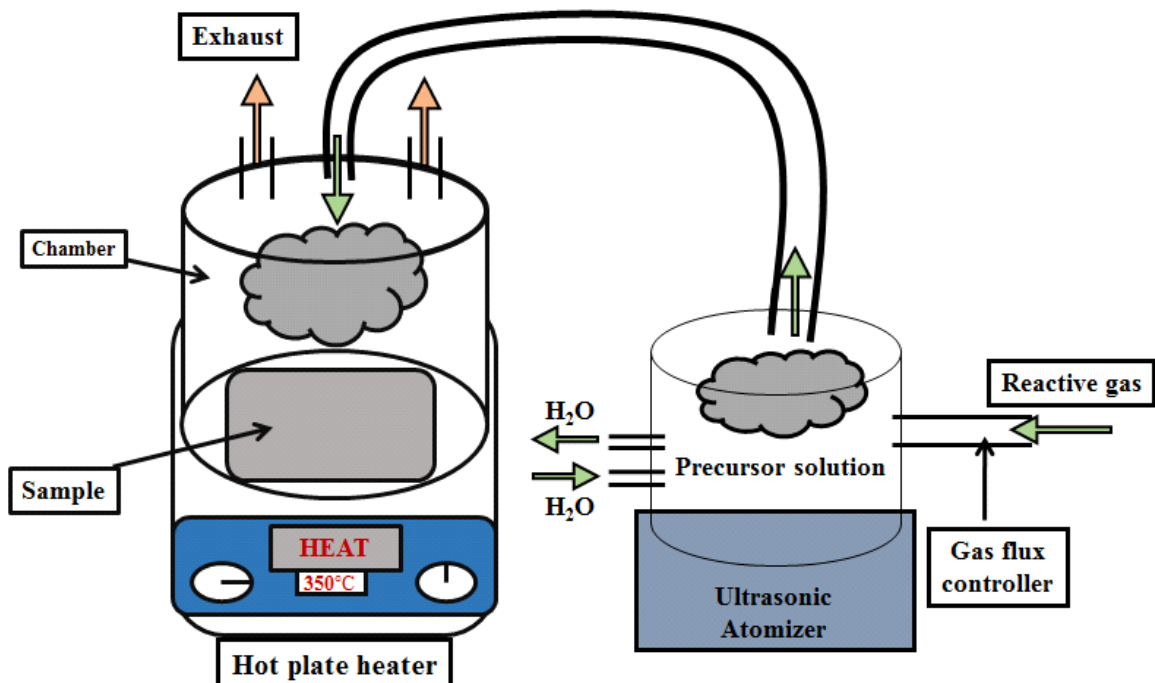
使用漸進式障壁層金屬-氧化物-半導體異質結構場效應的電晶體，相較於其他設計裝置顯示出很好的驅動電流、崩潰電壓、閘極電壓擺幅、高頻開關特性與輸出功率表現。 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{AlN}/\text{GaN}/\text{Si}$ ($x = 0.22\sim 0.3$) 漸進式障壁層金屬-氧化物-半導體異質結構場效應電晶體，目前非常適用於射頻功率開關方面的應用上。

參考文獻

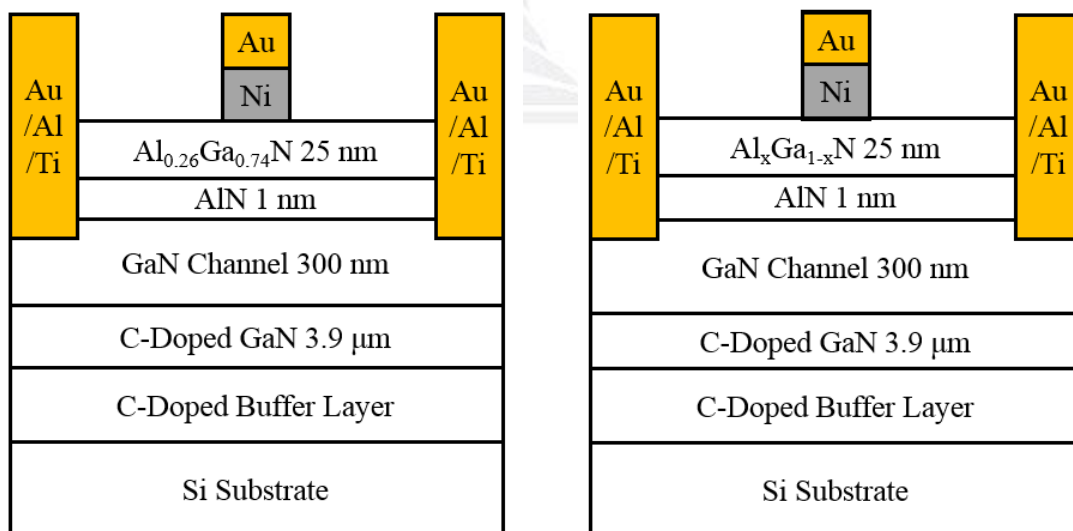
- [1] Lee C S, Hung C T, Chou B Y, Hsu W C, Liu H Y, Ho C S and Lai Y N 2012 *Semicon. Sci. Technol.* 27 065006
- [2] Brown R, Macfarlane D, Al-Khalidi A, Li X, Ternent G, Zhou H, Thayne I and Wasige E 2014 *IEEE Electron Device Lett.* 35 906
- [3] Cho H, Lee K P, Gila B P, Abemathy C R, Pearton S J and Ran F 2003 *Solid-State Electron.* 47 1601
- [4] Tsai C Y, Wu T L and Chin A 2012 *IEEE Electron Device Lett.* 33 35
- [5] Ye P D, Yang B, Ng K K, Bude J, Wilk G D, Halder S and Hwang J C M 2005 *Appl. Phys. Lett.* 86 063501
- [6] Lu B, Matioli E and Palacios T 2012 *IEEE Electron Device Lett.* 33 360
- [7] Gregušova D, Stoklas R, Cico K, Lalinsky T and Kordoš P 2007 *Semicond. Sci. Technol.* 22 947
- [8] Ramanan N, Lee B, Kirkpatrick C, Suria R and Misra V 2013 *Semicond. Sci. Technol.* 28 074004
- [9] Xu D, Chu K, Diaz J, Zhu W, Roy R, Pleasant L M, Nichols K, Chao P C, Xu M and Ye P D 2013 *IEEE Electron Device Lett.* 34 744
- [10] Lalinský T, Vanko G, Vallo M, Dobročka E, Rýger I and Vincze A 2012 *Appl. Phys. Lett.* 100 092105
- [11] Lee C S, Hsu W C, Liu H Y, Wu T T, Sun W C, Wei S Y and Yu S M 2016 *Semicond. Sci. Technol.* 31 055012
- [12] Pang L, Lian Y, Kim D S, Lee J H and Kim K 2012 *IEEE Trans. Electron. Devices* 59 2650
- [13] Kuzmik J, Pozzovivo G, Abermann S, Carlin J F, Gonschorek M, Feltin E, Grandjean N, Bertagnolli E, Strasser G and Pogany D 2008

- IEEE Trans. Electron. Devices 55 937
- [14] Lee C S, Hsu W C, Chou B Y, Liu H Y, Yang C L, Sun W C, Wei S Y, Yu S M and Wu C L 2015 IEEE Trans. Electron. Devices 62 1460
- [15] Lee C S, Hsu W C, Liu H Y and Yang S T 2017 ECS J. Solid State Sci. Technol. 6 Q166
- [16] Lee C S, Hsu W C, Chiang B J, Liu H Y and Lee H Y 2017 Semicond. Sci. Technol. 32 055012
- [17] Lee C S, Hsu W C, Liu H Y and Chiang B J 2016 ECS J. Solid State Sci. Technol. 5 Q284
- [18] Chou B Y, Hsu W C, Liu H Y, Lee C S, Wu Y S, Sun W C, Wei S Y, Yu S M and Chiang M H 2015 Semicond. Sci. Technol. 30 1
- [19] Liu C, Chor E F and Tan L S 2007 Semicon. Sci. Technol. 22 522
- [20] Hiratani M, Saito S, Shimamoto Y and Torii K 2002 Jpn. J. Appl. Phys. 41 4521





附件圖 超音波熱裂解儀器裝置



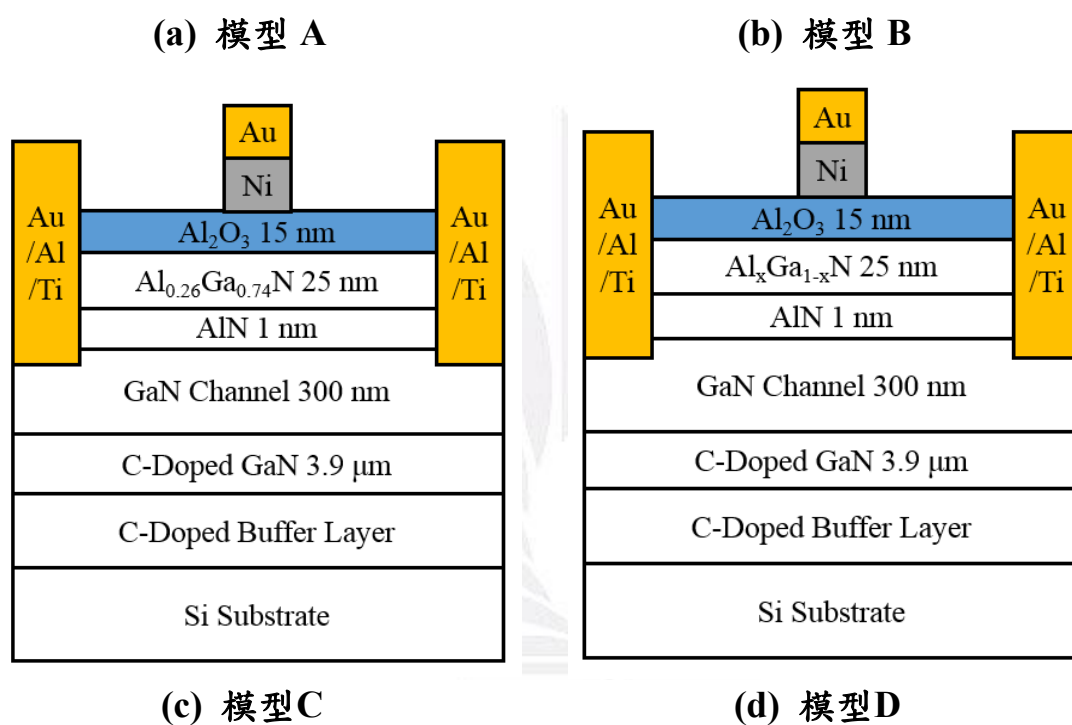
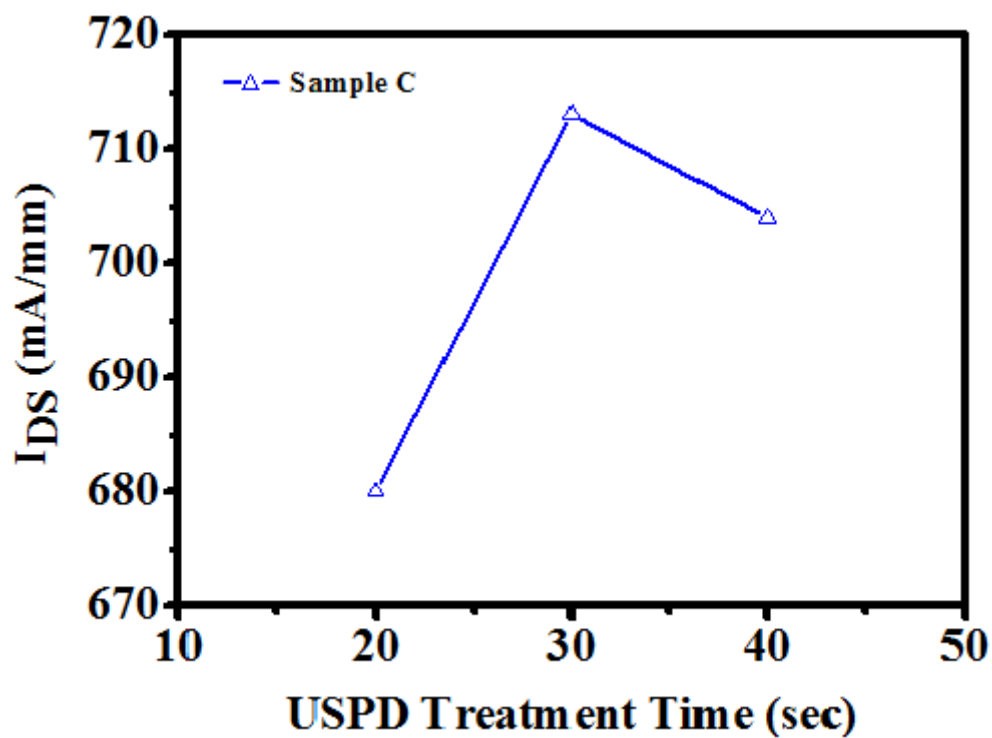
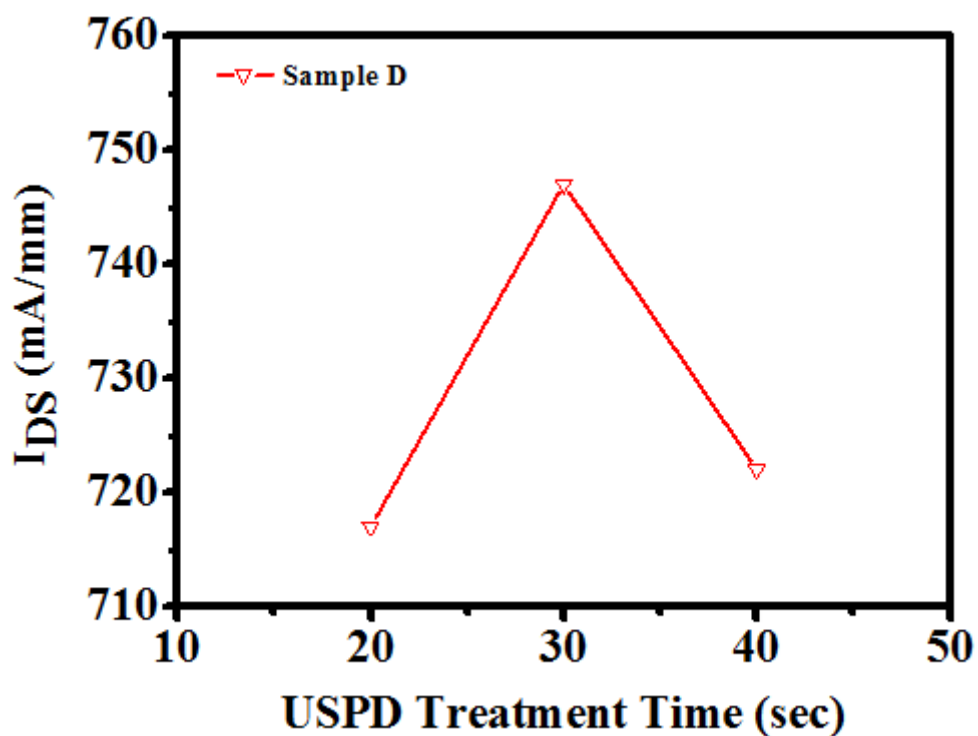


圖1 研究元件AlGaN/AlN/GaN HFET結構示意圖



(a) 模型C



(b) 模型D

圖2 研究元件 I_{DS} 對USPD作用時間的變化

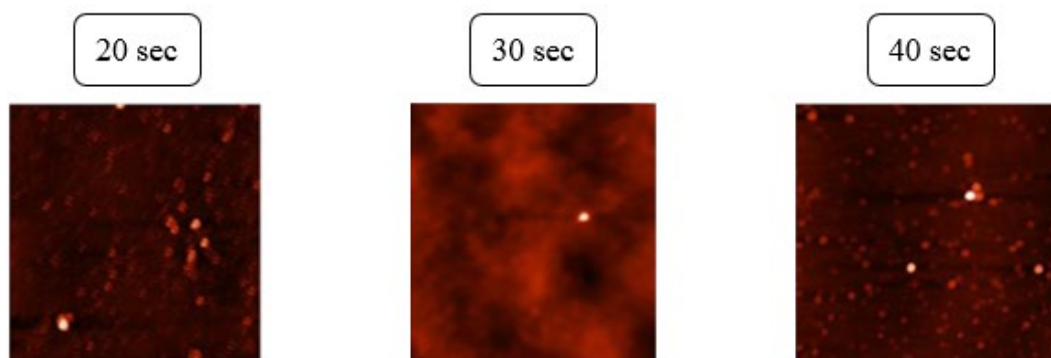


圖3 USP D作用時間之氧化物表面AFM照片

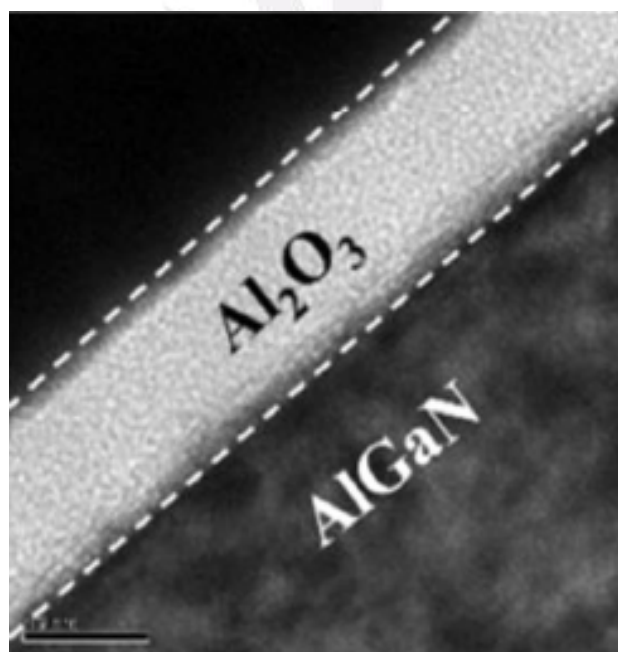
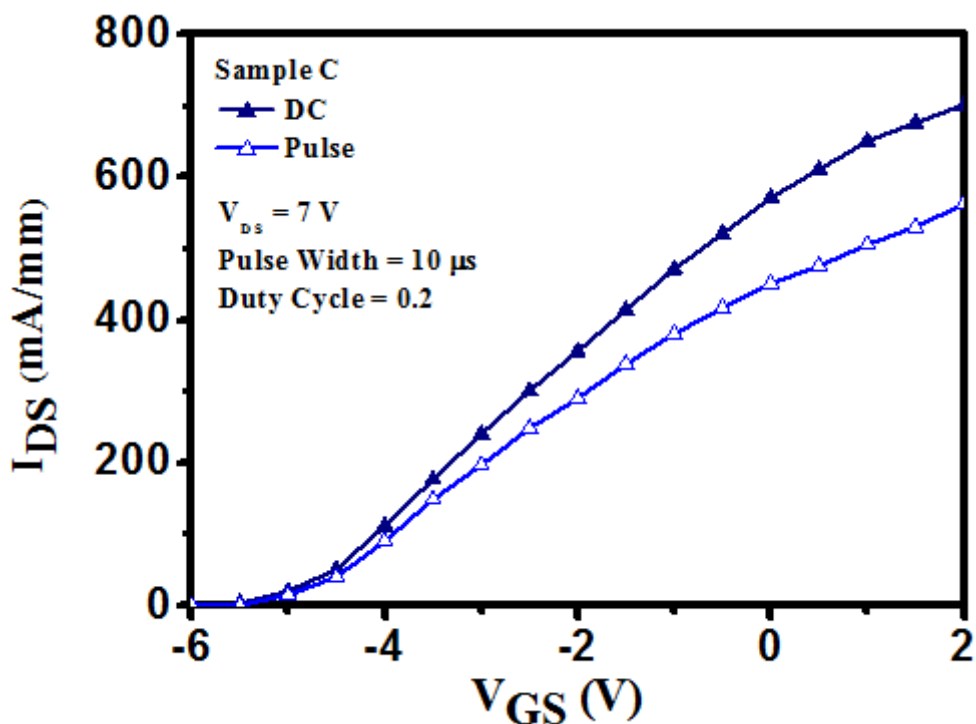
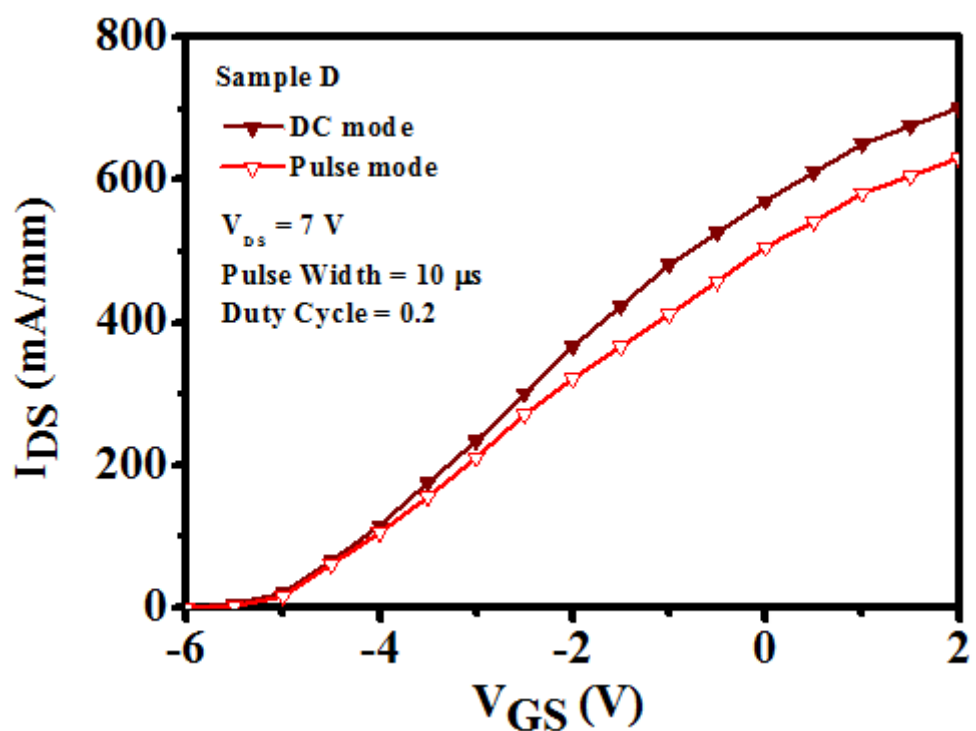


圖4 模型D MOS閘極結構的TEM照片



(a) 模型C



(b) 模型D

圖5 元件直流與脈衝操作下的IV曲線

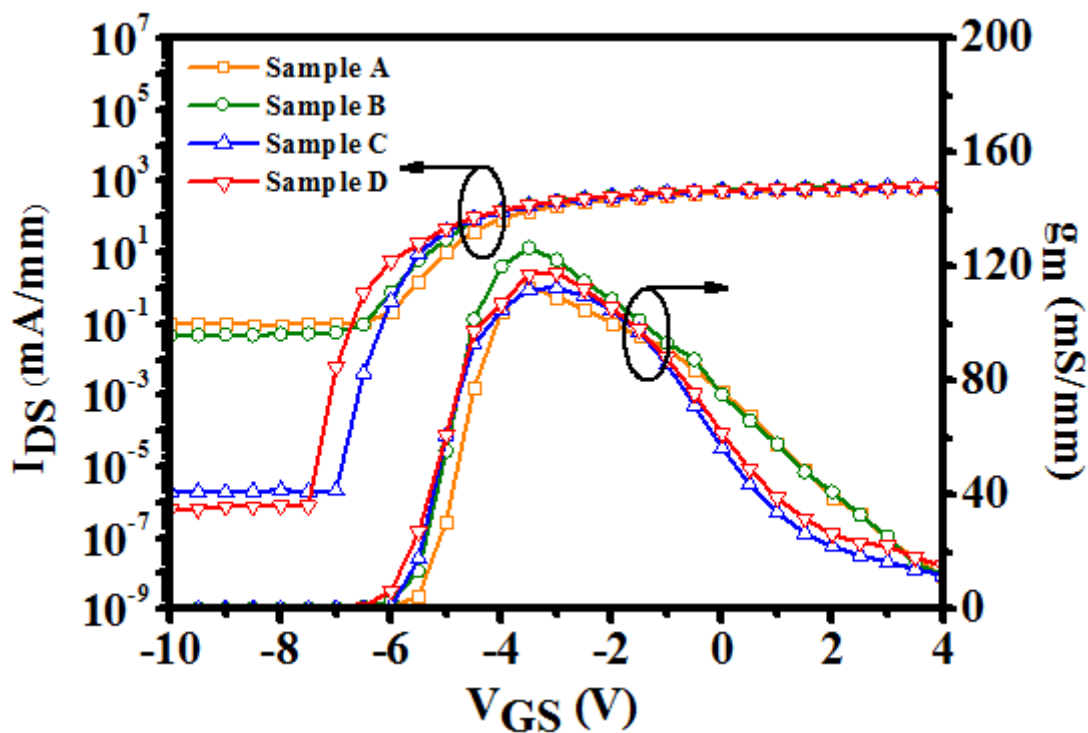


圖6 室溫下元件的汲極電流(I_{DS})和外質轉導(g_m)特性

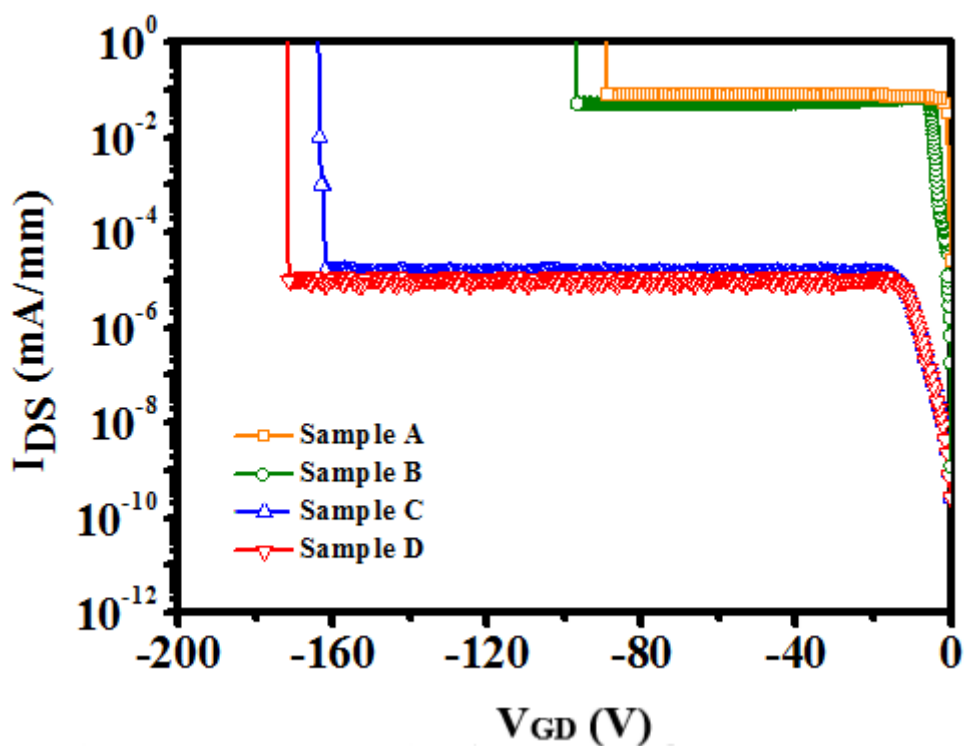


圖7 (a) 元件的兩端截止開汲極崩潰電壓(BV_{GD})特性

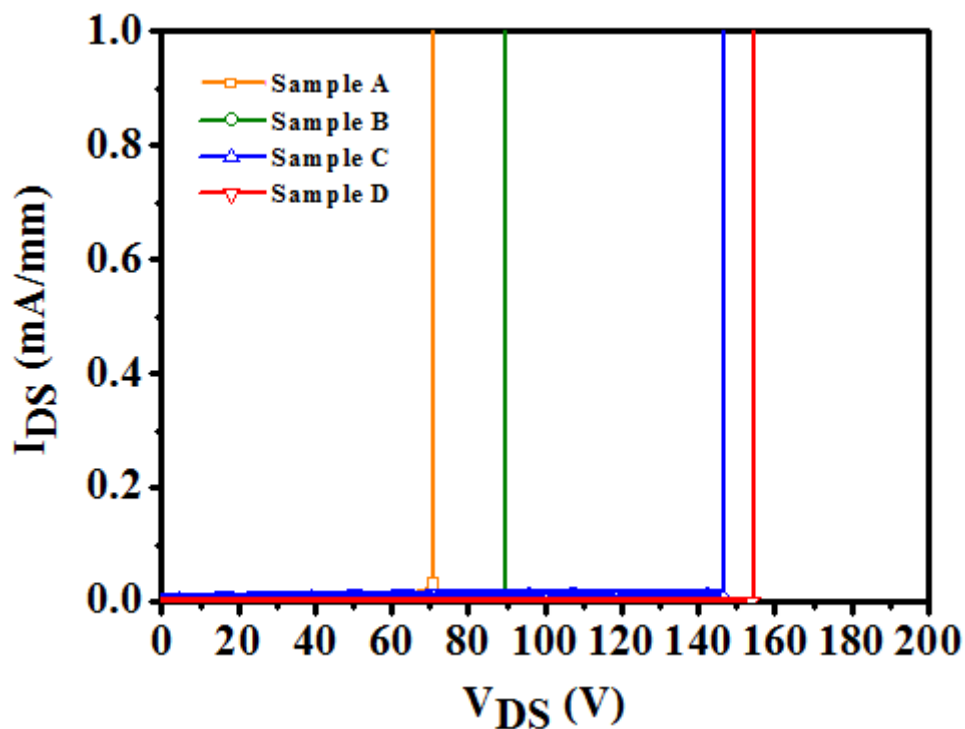


圖7 (b) 元件的兩端截止導通電壓(V_{on})特性

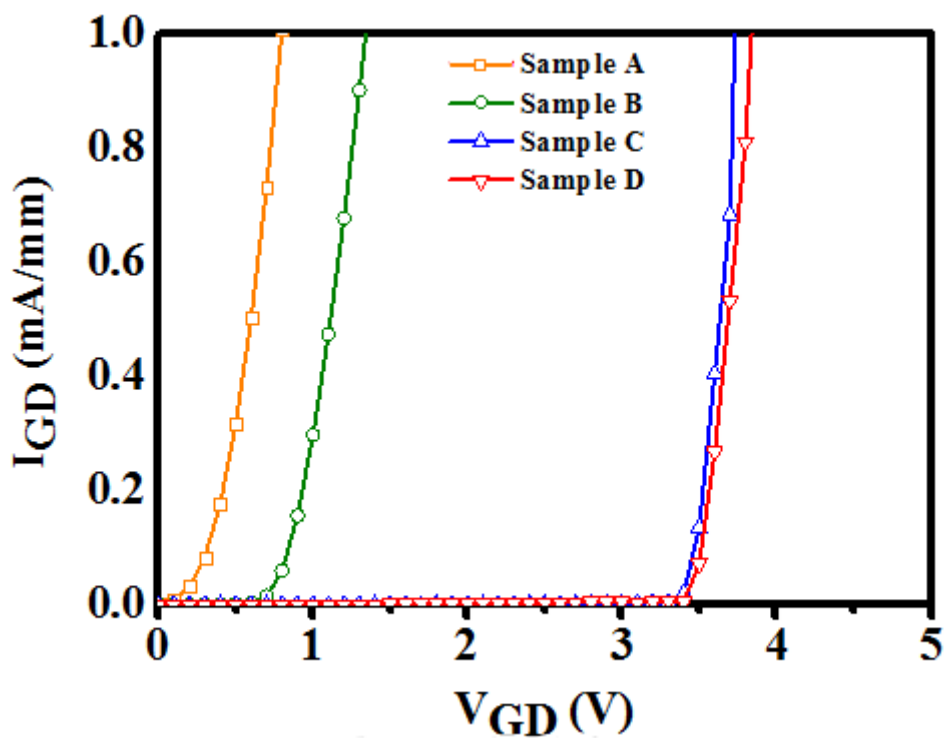


圖7 (c) 室溫下元件的三端截止汲源極崩潰電壓(BV_{DS})特性

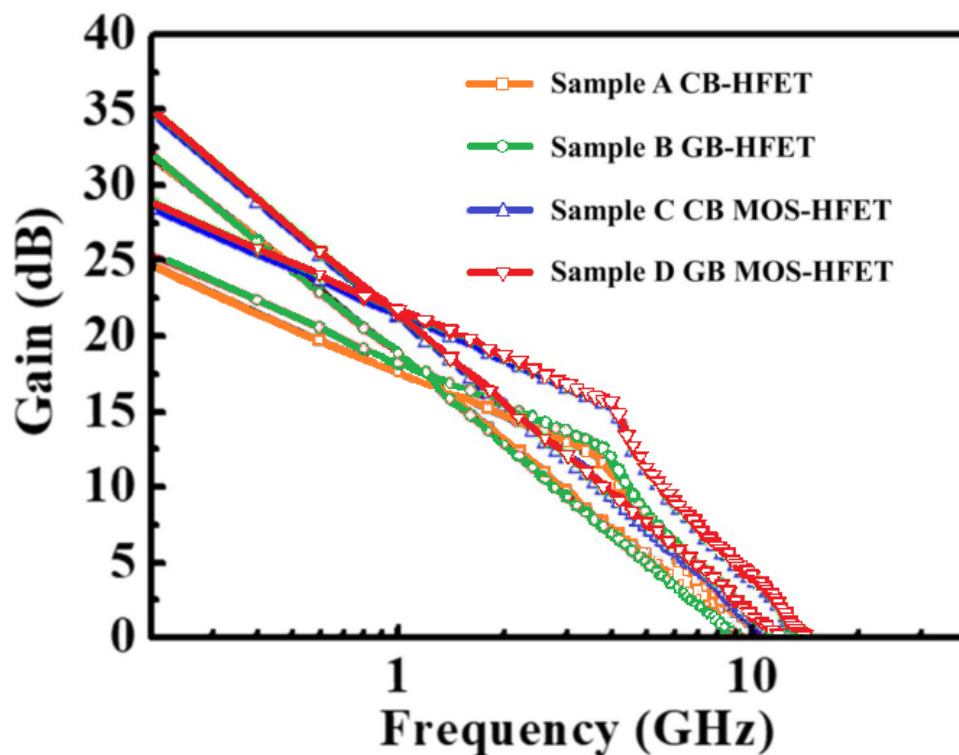


圖8 元件的截止頻率(f_T)與最大震盪頻率(f_{max})特性

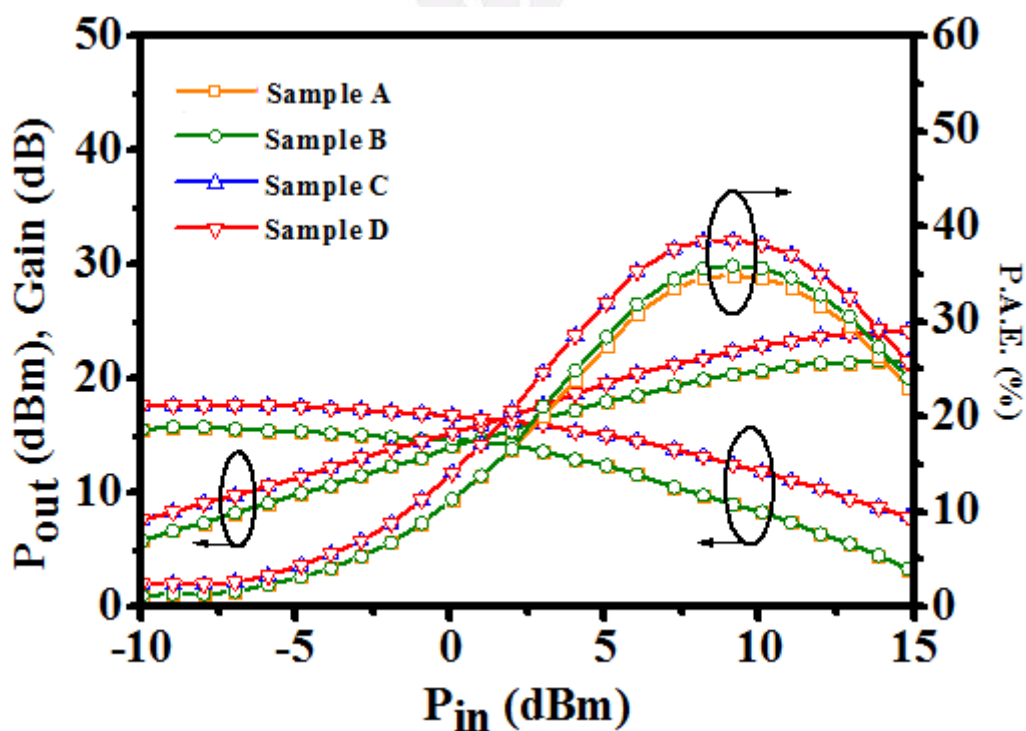


圖9 元件的功率特性